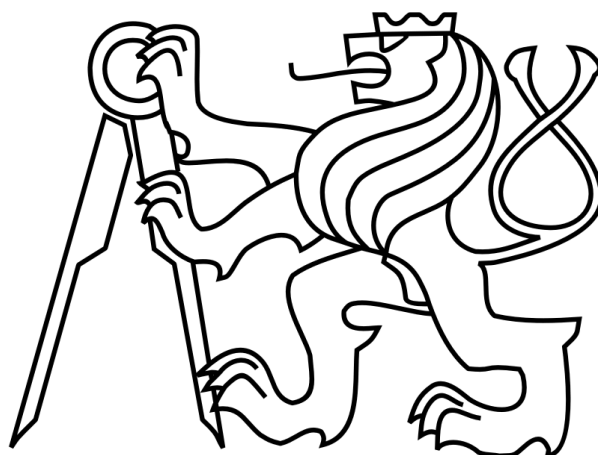


České vysoké učení technické v Praze

Fakulta elektrotechnická

Katedra mikroelektroniky



Bakalářská práce

Návrh měřicího modulu systému PAPAGO

Autor: Josef Kaňák

Vedoucí práce: Ing. Vít Záhlava CSc.

2017

České vysoké učení technické v Praze
Fakulta elektrotechnická

Katedra mikroelektroniky

ZADÁNÍ BAKALÁŘSKÉ PRÁCE

Student: Josef Kaňák
Studijní program: Komunikace, multimédia a elektronika
Obor: Aplikovaná elektronika
Název tématu: Návrh měřicího modulu systému PAPAGO

Pokyny pro vypracování:

1. Prostudujte problematiku měření tlaku a mechanického namáhání. Prostudujte měřicí systém PAPAGO.
2. Navrhněte obvodové elektrické schéma zapojení tenzometrického modulu pro pomalé a přesné aplikace.
3. Navrhněte desku plošného spoje a realizujte modul.
4. Proveďte měření vlastností tenzometrického modulu.
5. Porovnejte vlastnosti funkčního zapojení s teoretickými předpoklady.

Seznam odborné literatury:

- [1] Nawrocki, W.: Measurement Systems and Sensors, Artech House Publishers, 2005, ISBN-10: 1580539459
[2] Data Conversion Handbook, Analog Devices Inc, Engineering, 2004, ISBN-10: 0750678410
[3] Záhlava, V. : Návrh a konstrukce desek plošných spojů, BEN, Praha 2011
[4] Katalogové a aplikační listy příslušných elektronických součástek

Vedoucí: Ing. Vít Záhlava CSc., katedra mikroelektroniky FEL

Platnost zadání: do 10.09.2018

Prof. Ing. Miroslav Husák, CSc.
vedoucí katedry

prof. Ing. Pavel Ripka, CSc.
děkan

Čestné prohlášení

Prohlašuji, že jsem zadanou bakalářskou práci „Návrh měřicího modulu systému PAPAGO“ zpracoval sám s přispěním vedoucího práce a používal jsem pouze literaturu uvedenou na konci práce. Souhlasím se zapůjčováním práce a jejím zveřejňováním.

V Praze dne 26. 5. 2017

podpis

Poděkování

Tímto bych rád poděkoval především Ing. Tomáši Roubíčkoví, Ph.D. za pomoc, cenné připomínky, rady a v neposlední řadě také za ochotu a trpělivost při návrhu i realizaci mé bakalářské práce a dále pak Ing. Vítu Záhlavovi, CSc. za pomoc při návrhu DPS a při práci s programem OrCAD.

Anotace

V předložené bakalářské práci je popsán navržený a prakticky realizovaný měřicí modul systému PAPAGO firmy Papouch s.r.o. pro měření tlaku a mechanického namáhání prostřednictvím měření změn napětí na střídavě buzeném tenzometrickém můstku. Měření změn napětí na zmiňovaném můstku je pomalé a přesné – nejedná se o měření v oblasti rychlých změn (typicky vibrace). Komunikace mezi navrženým měřicím modulem a základní deskou systému PAPAGO je zprostředkována pomocí sběrnice SPI. Předností návrhu tenzometrického modulu by mělo být jednoduché řešení pro přesná měření. Výsledkem práce je funkční zařízení pro měření mechanického napětí pomocí tenzometrů, kde navržený modul musí být kompatibilní se základní deskou systému PAPAGO.

Klíčová slova

Tenzometr, AD převodník, datová konverze, vysoké efektivní rozlišení, SPI, Papago, analogová aplikace, střídavé buzení, delta-sigma, návrh obvodového schématu

Abstract

In the present bachelor project is described a design and practical implementation of a measuring modul of the PAPAGO system from the company Papouch s.r.o. which will be used for mechanical stress and pressure measurements by measuring voltage changes on an strain gauge bridge excited by an AC signal. The modul is designed for precise and low speed voltage changes – not for fast voltage changes (such as vibration). Communication between the modul and the motherboard of the PAPAGO system is through SPI bus. The preference of the design should be simply solution for precise measurements. The result of this project is a device for mechanical stress and pressure measurements with strain gauges. The module has to be compatible with motherboard of the PAPAGO system.

Keywords

Strain gauge, analog to digital converter, data conversion, high effective resolution, SPI, Papago, analog application, AC excitation, delta-sigma, design of circuit diagram

Obsah

ZADÁNÍ BAKALÁŘSKÉ PRÁCE.....	3
Seznam použitých zkratk a symbolů	13
1. Úvod	15
2. Teoretická část	16
2.1. Měření tlaku a mechanického namáhání.....	16
2.2. Odporové tenzometry	17
2.2.1. Klasifikace	19
2.2.2. Odporové tenzometry kovové	20
2.2.3. Odporové tenzometry polovodičové	22
2.3. Analogově-digitální převodník	23
2.3.1. Komparační převodník	23
2.3.2. Kompenzační převodník.....	24
2.3.3. Sigma-delta převodník	25
2.4. Měřicí systém PAPAGO	27
2.5. Desky plošných spojů	28
2.5.1. Výroba	28
2.5.2. Technologie montáže součástek.....	29
2.5.3. Pájení.....	29
2.5.3.1 Pájení vlnou.....	29
2.5.3.2 Pájení přetavením	30
2.5.4. Vodivé lepení.....	31
3. Návrhová a experimentální část	32
3.1. Možnosti řešení.....	32
3.2. Výběr klíčových součástek	33
3.2.1. A/D převodník	33
3.2.1.1 Šum.....	34

3.2.1.2	Efektivní rozlišení.....	34
3.2.1.3	Srovnání nominovaných A/D převodníků.....	35
3.2.2.	Ochranné ESD diody, rezistory RC článků	36
3.2.3.	Filtry.....	37
3.2.3.1	RC filtry	37
3.2.3.2	LC filtr	38
3.3.	Detailní obvodové schéma	39
3.3.1.	Cadence OrCAD	39
3.3.2.	Výkres	39
3.4.	Návrh DPS.....	41
3.4.1.	Postup.....	41
3.4.2.	Parametry	41
3.4.3.	Výkresy	42
4.	Závěr	43
	Použitá literatura.....	44
	Seznam obrázků	46
	Seznam tabulek	47
	Přílohy.....	48
A.	Seznam součástek (BOM).....	48
B.	Vyrobená DPS.....	48

Seznam použitých zkratek a symbolů

ADC	A/D převodník
AC	Alternating current
DAC	D/A převodník
DC	Direct current
DPS	Deska plošných spojů
EMC	Electromagnetic compatibility
ENOB	Effective number of bits
ER	Effective resolution
LDO	Low-dropout regulator
LSB	Least significant bit
MSB	Most significant bit
PGA	Programmable-gain amplifier
SAR	Successive approximation register
SHA	Sample and hold amplifier
SMD	Surface mount device
SMT	Surface mount technology
SINAD	Signal to noise and distortion ratio
SNR	Signal to noise ratio
THT	Through hole technology

C	(F)	Kapacita
E	(Pa)	Youngův modul pružnosti materiálu
f	(Hz)	Frekvence
I	(A)	Elektrický proud
K	(-)	Součinitel deformační citlivosti
L	(H)	Indukčnost
R	(Ω)	Elektrický odpor
U	(V)	Elektrické napětí
X_C	(Ω)	Reaktance kondenzátoru
X_L	(Ω)	Reaktance cívky
α_D	(K^{-1})	Teplotní dilatace materiálu
α_K	(K^{-1})	Teplotní součinitel deformační citlivosti
α_R	(K^{-1})	Teplotní součinitel odporu
ε	(-)	Relativní délkové prodloužení
ρ	(Ωm)	Měrný elektrický odpor
σ	(Pa)	Mechanické napětí
τ	(s)	Časová konstanta RC článku
μ	(-)	Poissonova číslo
ϑ	($^{\circ}C$)	Teplota
ω	($rad \cdot s^{-1}$)	Úhlová rychlost

1. Úvod

Nyní jsem studentem třetího ročníku fakulty elektrotechnické Českého vysokého učení technického v Praze, kde studuji obor Aplikovaná elektronika. Vzhledem k tomu, že jsem na fakultu přišel po absolvování Střední průmyslové školy elektrotechniky a informatiky v Ostravě v oboru Elektronické počítače a měl jsem tedy už nějaké základní znalosti v oblasti elektroniky, chtěl jsem si již při bakalářském studiu na FEL ČVUT v Praze najít brigádu, která by se týkala studovaného oboru. Na konci druhého ročníku jsem začal hledat na pracovním trhu společnost, která by mi takovou pozici umožnila.

Brigádu se mi podařilo získat ve společnosti Papouch s.r.o., která se zabývá především vývojem a výrobou zakázkové průmyslové elektroniky, měřicí techniky a v neposlední řadě zařízení zajišťujících datovou komunikaci mezi různými typy sběrnic pomocí převodníků. Zde jsem pracoval ve výrobě, tj. pájel a kompletoval zařízení, na která přišla zakázka. V průběhu několika týdnů jsem se dozvěděl bližší informace o jejich produktech a zaujal mě měřicí systém PAPAGO.

PAPAGO je měřicí systém skládající se ze dvou částí. První část je základní deska zařízení, která je společná pro všechny produkty rodiny PAPAGO. Druhou částí je již specializovaný modul na konkrétní aplikaci (měření teploty s využitím RTD senzorů i termočlánků, měření vlhkosti a rosného bodu, dále pak řízení spínání ventilace, hlídání uzavřených dveří, čtení RFID karet a další).

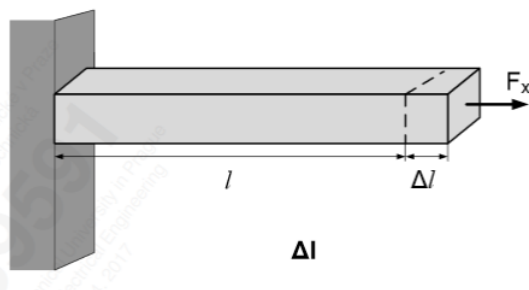
Novinkou má být tenzometrický modul pro měření tlaku a mechanického namáhání, jehož návrh je zadáním mé bakalářské práce. Jedná se o analogovou aplikaci s pomalým, ale velmi přesným měřením – nejedná se tedy o rychlá měření, typicky vibrací. Signál, který bude snímán z externího tenzometrického můstku, bude velice malý, a tak jej bude nutné zesílit pro přesnější zpracování. Cílem je navrhnout spolehlivé, přesné, obvodově jednoduché a cenově přijatelné zařízení pro měření tlaku a mechanického namáhání. Bližší informace o předpokládaných parametrech a vlastnostech návrhu budou uvedeny v kapitolách 3. části, tedy v *návrhové a experimentální části*.

2. Teoretická část

2.1. Měření tlaku a mechanického namáhání

Mechanické namáhání a tlak můžeme měřit nepřímo pomocí piezodporového jevu. Je to jev, který popisuje změny elektrického odporu materiálu vlivem jeho deformace. Deformací tělesa rozumíme změnu jeho tvaru vlivem mechanického namáhání. Deformace dělíme na podélné a objemové.

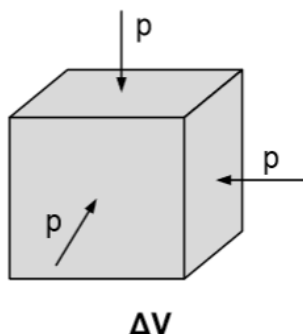
Podélná deformace jednostranně vetknutého nosníku je znázorněna na obrázku 2.1 a podléhá rovnici 2.1, kde ΔR (Ω) je změna elektrického odporu při deformaci, R (Ω) je původní velikost el. odporu, K (-) vyjadřuje součinitel deformační citlivosti, Δl (m) je změna délky piezodporového elementu v ose namáhání - síly F_x a l (m) je původní délka.



Obrázek 2.1: Podélná deformace jednostranně vetknutého nosníku [převzato z 2]

$$\frac{\Delta R}{R} = K \frac{\Delta l}{l} \quad (2.1)$$

Objemová deformace je znázorněna na obrázku 2.2 a podléhá rovnici 2.2, kde ΔR (Ω) je změna elektrického odporu při deformaci, R (Ω) je původní velikost el. odporu, α (K^{-1}) je tlakový součinitel, který je u většiny materiálů závislý na teplotě i působícím tlaku a p (Pa) je působící tlak.



Obrázek 2.2: Objemová deformace [převzato z 2]

$$\frac{\Delta R}{R} = \alpha p \quad (2.2)$$

Nejčastěji se setkáváme s deformacemi v tahu a tlaku v mezích Hookeova zákona, který platí velice dobře pro malá mechanická napětí a malé deformace a je definován dle rovnice 2.3, kde σ (Pa) je mechanické napětí, E (Pa) je Youngův modul pružnosti materiálu, ε (-) je relativní délkové prodloužení a vypočte se jako $\varepsilon = \frac{dl}{l}$

$$\sigma = \varepsilon \cdot E \quad (2.3)$$

Dále rozlišujeme také deformace elastické, kdy se těleso po odeznění mechanického namáhání vrátí do původního stavu a plastické, kdy těleso zůstane trvale deformované. Působící deformační síla může být tažná, tlaková, smyková, ohybová nebo torzní.

Senzory pro měření tlaku a mechanického namáhání se nazývají tenzometry. Existuje několik principů realizace tenzometrů, ale nejvíce využívané jsou odporové tenzometry.

Podrobnější informace k této problematice a také k dalším principům realizace, jako jsou například rezonanční tenzometry, jsou popsány v [1] a [2] odkud jsem čerpal informace pro tuto a následující kapitolu.

2.2. Odporové tenzometry

Odporový tenzometr je pasivní elektrická součástka sloužící k měření mechanického napětí na povrchu tělesa prostřednictvím jeho deformace. Vlivem této deformace se úměrně s působící silou mění elektrický odpor tenzometru. Musí být zajištěno, aby síla působící na odporový tenzometr způsobila pouze elastické deformace a nedošlo tak ke znehodnocení senzoru. Změna elektrického odporu je nejčastěji vyhodnocována ze zapojení více tenzometrických senzorů do Wheatstoneova můstku, na kterém se měří jeho rozvážení. Takto lze nepřímo měřit krouticí momenty, změnu geometrických rozměrů (prodloužení), tlak (diferenciální tlak), zrychlení, průtok kapalin a plynů, hladinu apod.

Základní vlastnosti odporových tenzometrů lze také demonstrovat na příkladu deformace drátu vlivem síly. Namáhání vodiče délky l , průřezu S tahovou silou způsobuje nejen geometrické deformace, ale i mikrostrukturální změny materiálu, ovlivňující rezistivitu ρ . Rovnice 2.4 popisuje výpočet elektrického odporu R (Ω) vodiče při délce l (m), průřezu S (mm^2) a měrným elektrickým odporem ρ ($\mu\Omega\text{m}$).

$$R = f(F) = \rho \frac{l}{S} = \rho \frac{l^2}{V} \quad (2.4)$$

Výpočtem totálního diferenciálu dR a úpravou na konečné relativní změny odporu $\frac{\Delta R}{R}$ dostáváme (rovnice 2.5):

$$\frac{\Delta R}{R} = \frac{\Delta \rho}{\rho} + \frac{\Delta l}{l} - \frac{\Delta S}{S} \quad (2.5)$$

Změna plochy průřezu ΔS je dle zákonů teorie pružnosti závislá na délkové deformaci a platí (rovnice 2.6):

$$\frac{\Delta S}{S} = -2\mu \frac{\Delta l}{l} + \left(\mu \frac{\Delta l}{l}\right)^2 + \dots \doteq -2\mu \frac{\Delta l}{l} \quad (2.6)$$

kde μ (-) je číslo, které zavedl Poisson jako poměr relativní deformace ε_t (-) způsobené tahovou silou v ose a odpovídající příčné deformace ε_r (-).

Po dosažení vztahů výše platí (rovnice 2.7):

$$\frac{\frac{\Delta R}{R}}{\frac{\Delta l}{l}} = 1 + 2\mu + \pi_e \cdot E \quad (2.7)$$

kde π_e je piezodoporový činitel a E je Youngův modul pružnosti.

Obvykle se jako obecná závislost relativní změny odporu na relativní deformaci $\frac{dl}{l} = \varepsilon$ vyjadřuje polynomem dle rovnice 2.8:

$$\frac{\Delta R}{R_{0,0}} = c_1\varepsilon + c_2\varepsilon^2 + c_3\varepsilon^3 + \dots \quad (2.8)$$

kde $R_{0,0}$ (Ω) je odpor senzoru při nulové deformaci a počáteční teplotě (typicky 25 °C) a c_1, c_2, c_3, \dots jsou konstanty.

Vstupní (měřenou) veličinou je relativní deformace ε a výstupní veličinou je $\frac{\Delta R}{R}$, a tudíž je převodní charakteristika tenzometru popsána vztahem v rovnici 2.9:

$$K_{\varepsilon,0} = \frac{d\left(\frac{\Delta R}{R_{0,0}}\right)}{d\varepsilon} = c_1 + 2c_2\varepsilon + 3c_3\varepsilon^2 + \dots \doteq c_1 + 2c_2\varepsilon \quad (2.9)$$

kde $K_{\varepsilon,0}$ (-) je součinitel deformační citlivosti (někdy také tenzometrická „konstanta“ nebo GF – Gauge Factor), která je dána především vlastnostmi materiálu.

Dalším používaným parametrem odporových tenzometrů je *teplotní závislost* $K_{\varepsilon,0}$ vyjádřená teplotním součinitelem - rovnice 2.10:

$$\alpha_K = \frac{\frac{\Delta K}{K_{0,20}}}{\Delta\vartheta} \quad (2.10)$$

kde ΔK (-) je rozdíl součinitele deformační citlivosti bez namáhání a při namáhání, $K_{0,20}$ (-) je součinitel deformační citlivosti bez namáhání při teplotě 20 °C, a $\Delta\vartheta$ (K) je rozdíl teplot. Tento parametr dosahuje u tenzometrů vhodných pro teploty až 800 °C (Nichrome V, Pt 8 W) hodnot přibližně $2 \cdot 10^{-4} \text{ K}^{-1}$.

Posledním nejčastějším parametrem je *teplotní závislost odporu tenzometru*, která je charakterizována známým teplotním součinitelem odporu - rovnice 2.11:

$$\alpha_R = \frac{\frac{\Delta R}{R_{0,0}}}{\Delta\vartheta} \quad (2.11)$$

kde ΔR (Ω) je rozdíl elektrických odporů bez namáhání a při namáhání, $R_{0,0}$ (Ω) je elektrický odpor bez namáhání při počáteční teplotě, a $\Delta\vartheta$ (K) je rozdíl teplot. U nejčastěji užívaných konstantanových tenzometrů je řádově roven 10^{-5} K^{-1} . Je zajímavé, že vhodnými příměsemi a tepelným zpracováním konstantanu lze dosáhnout kladných i záporných hodnot α_R .

Tenzometry jsou v dnešní době malé, lehké, časově stálé, s velmi malou chybou senzoru a také je lze integrovat na čip. Existuje mnoho druhů odporových tenzometrů, které budou popsány v následujících podkapitolách.

2.2.1. Klasifikace

Klasifikaci odporových tenzometrů můžeme popsat následujícím způsobem:

➤ **kovové:**

○ drátkové:

- volné
- lepené

○ fóliové

○ vrstvé:

- vakuově nanesené
- naprašované

➤ **polovodičové:**

○ monokrystalické:

- lepené
- difundované do Si substrátu

○ polykrystalické (naprašované)

2.2.2. Odporové tenzometry kovové

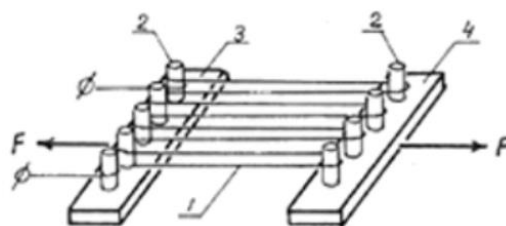
U kovových odporových tenzometrů se součinitel deformační citlivosti $K_{\epsilon,0}$ může měnit v oblasti malých deformací ($\epsilon = 10^{-3}$) v závislosti na typu materiálu od 6,5 pro slitinu Pt Ir (5/95) až po – 10 pro nikl. Pro tenzometrické odporové senzory jsou přirozeně vhodné materiály, které vykazují minimální mikrostrukturální změny – tedy $\Delta\rho$ se blíží nule. Potom člen $\pi_e E$ je také blízký nule a $K_{\epsilon,0} = K$, tedy nezávisí na ϵ a je dán pouze Poissonovým poměrem μ , jehož hodnota se u materiálů vhodných pro tenzometry pohybuje v rozmezí 0,2 – 0,5. Materiály pro tyto senzory se dále vybírají s ohledem na minimální teplotní součinitel odporu. Téměř ve všech případech se jedná o slitiny s parametry popsány v tabulce 2.1.

Název materiálu	přibližné složení (%)	průměrná hodnota K (-)
konstantan	57 Cu, 43 Ni	2,05
karma	73 Ni, 20 Cr, resp. Fe + Al	2,1
nichrome V	80 Ni, 20 Cr	2,2
platina - wolfram	92 Pt, 8 W	4

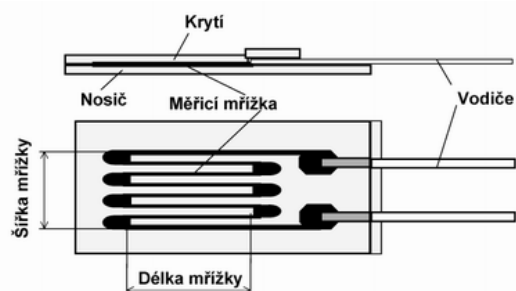
Tabulka 2.1: Typické materiály a jejich parametry pro výrobu kovových odporových tenzometrů [převzato z 1]

Pro vhodně vybrané kovové materiály je konstanta c_2 blízká nule a pak závislost relativní změny odporu na měřené deformaci je téměř lineární. Nelinearity se mohou uplatňovat až při velkých deformacích, například pro konstantan až při $\epsilon = 0,1$. V praxi se však nedoporučuje kovové tenzometry podrobovat větším deformacím než 0,3 %.

Drátkové tenzometry s volnou (tj. na objekt nenalepenou) *mřížkou* se používají výhradně pro výrobu senzorů tlaku a síly. Na dvou či více bodech pružného členu jsou vetknuty kolíčky z tvrdého izolačního materiálu (typicky safír) a mezi ně je s mechanickým předpětím namotáno několik závitů tenzometrického drátku. Výhodou je minimalizace problémů se zkreslením přenosu deformace z objektu na senzor, jak je tomu u lepených tenzometrů (především drátkových). Drátkové tenzometry měří prodloužení především ve směru drátků – příčné úseky mají na citlivost minimální vliv. Příklad drátkového tenzometru s volnou mřížkou je uveden na obrázku 2.3 a s lepenou mřížkou na obrázku 2.4.

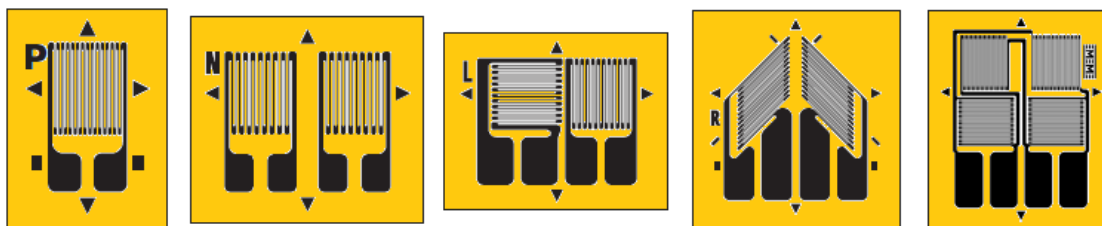


Obrázek 2.3: Příklad drátkového tenzometru s volnou mřížkou [převzato z 3]



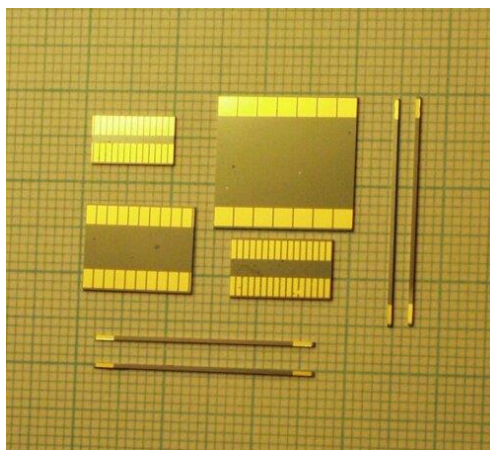
Obrázek 2.4: Příklad drátkového tenzometru s lepenou mřížkou [převzato z 4]

Nejpoužívanější kovové odporové tenzometry jsou *lepené fóliové*. Jsou vyráběny v různých tvarech a skupinách speciálně pro danou aplikaci z kovových fólií tlustých minimálně 5 μm (upevněných na nosných izolačních vrstvách o tloušťce asi 20 μm) metodou fotolitografie, která je popsána v kapitole 2.5 *Desky plošných spojů* (podkapitola 2.5.1 Výroba). Po nalepení velmi dobře kopírují měřenou deformaci a lze je zatěžovat vysokými proudovými hustotami (až 100 A/ mm^2). Problémem u vysokých proudových hustot může být špatný odvod tepla. Maximální deformace je 0,5 %. Různé tvary a skupiny fóliových kovových tenzometrů jsou znázorněny na obrázku 2.5.



Obrázek 2.5: Příklady fóliových tenzometrů lepených [převzato z 5]

Naprašované vrstevné kovové tenzometry se používají téměř výhradně pro konstrukci senzorů tlaku. Na pružné části senzoru (zpravidla membráně) se naprašováním ve vakuu vytvoří nejdříve dielektrická a pak kovová vrstva. Následuje nanosení fotocitlivé masky, expozice požadovaným obrazcem senzoru a odstranění neexponovaných částí kovové vrstvy. Mají lepší časovou a teplotní stálost než fóliové. Příklad vrstevného tenzometru je ukázán na obrázku 2.6.



Obrázek 2.6: Příklady vrstevných tenzometrů [převzato z 6]

2.2.3. Odporové tenzometry polovodičové

Piezoodporový efekt může být mnohonásobně větší než kovových odporových tenzometrů, ale za to disponují velkou nelineární závislostí změny odporu na měřené deformaci. Konstanty c_1 a c_2 (v rovnici 2.8) jsou závislé na typu vodivosti polovodiče. Polovodiče typu P mají tyto konstanty kladné (tudíž i součinitel deformační citlivosti K je kladný) a mají lineárnější charakteristiku při tahových deformacích a polovodiče typu N mají naopak záporné konstanty (tudíž i součinitel deformační citlivosti K je záporný) a lineárnější charakteristiku pro tlakové deformace. Linearitu lze zlepšit zvětšením vodivosti, ale zároveň klesá citlivost. Oproti kovovým odporovým tenzometrům je změna odporu dána především mikrostrukturálními změnami, tedy člen $\pi_e E$ v rovnici 2.7 nabývá velkých hodnot. Změna měrného odporu polovodiče je způsobena anizotropní změnou pohyblivosti nosičů proudu při působení mechanického napětí v určité krystalografické ose polovodiče. Využívanými materiály pro polovodičové odporové tenzometry jsou například křemík (Si - krystalický, polykrystalický, amorfni), germanium (Ge), arsenid gallia (GaAs), karbid křemíku (SiC), diamant apod.

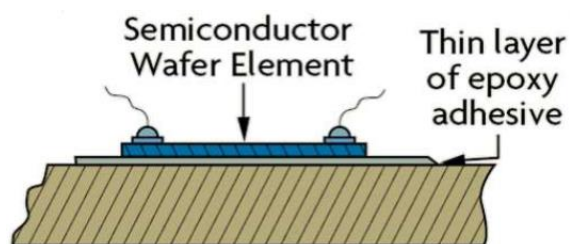
Porovnání základních parametrů a vlastností kovových a polovodičových odporových tenzometrů je uvedeno v tabulce 2.2.

Vlastnost	Si typ P	drátek Karma	poměr
součinitel K	125	2	62,5
α_R (K^{-1})	$12 \cdot 10^{-6}$	$0,2 \cdot 10^{-6}$	60
α_K (K^{-1})	$16 \cdot 10^{-6}$	$5 \cdot 10^{-6}$	3,2
α_t (K^{-1})	600	40	15
dilatace α_D (K^{-1})	$4 \cdot 10^{-6}$	$10 \cdot 10^{-6}$	0,4
převodní charakteristika	nelineární	lineární	-

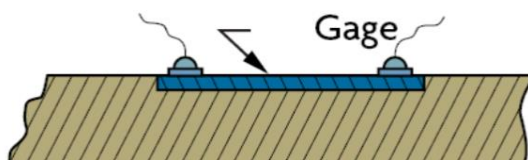
Tabulka 2.2: Porovnání základních parametrů kovových a polovodičových odporových tenzometrů [převzato z 1]

kde K je tenzometrická konstanta, α_R teplotní součinitel odporu, α_K teplotní součinitel tenzometrické konstanty, α_t teplotní součinitel termoelektrického napětí na styku Cu - tenzometr a α_D teplotní dilatace materiálu.

Nejrozšířenějšími polovodičovými odporovými tenzometry jsou *monokrystalické* vyrobené *difuzí* na křemíkovém substrátu, který také představuje pružný člen - tedy membránu senzoru tlaku. Na obrázku 2.7 je uveden příklad polovodičového monokrystalického lepeného tenzometru a na obrázku 2.8 realizovaného difuzní technologií.



Obrázek 2.7: Řez monokrystalickým lepeným tenzometrem [převzato z 7]



Obrázek 2.8: Řez monokrystalickým difundovaným tenzometrem [převzato z 8]

Pro odvětví, jako jsou například automobilový průmysl, domácí spotřebiče apod., se užívají převážně levné odporové tenzometry s *naprášenou polovodičovou polykrystalickou vrstvou*.

Kovové i polovodičové tenzometry se vyrábějí s nominální hodnotou odporu (bez zatížení) typicky 120 Ω , 350 Ω nebo 1000 Ω . Velké odpory potlačují vliv přívodů, ale na úkor zvětšení rozměrů senzoru.

2.3. Analogově-digitální převodník

Jak už název napovídá, jedná se o součástku zajišťující datovou konverzi ze vstupních analogových dat na výstupní digitální data. Důvodem potřeby A/D převodu je skutečnost, že digitální data jsou mnohem více odolná vůči rušení a šumu, a tedy je lze lépe přenášet i na delší vzdálenosti a v neposlední řadě výhodou digitální formy dat je lepší a snazší zpracovatelnost a úprava pro další použití. Existuje mnoho druhů A/D převodníků a každý z nich má své specifické parametry a vlastnosti, které je předurčují pro jeho použití. Liší se například v počtu měřených vzorků za jednotku času, v přesnosti převodu hodnoty (počet bitů), v ceně, ve složitosti realizace, v době potřebné pro převod apod. Nejznámější a nejčastěji používané architektury A/D převodníků budou popsány v následujících podkapitolách.

Informace o všech následujících architekturách včetně obrázků jsem čerpal z [9], kde jsou také všechny vysvětleny mnohem podrobněji.

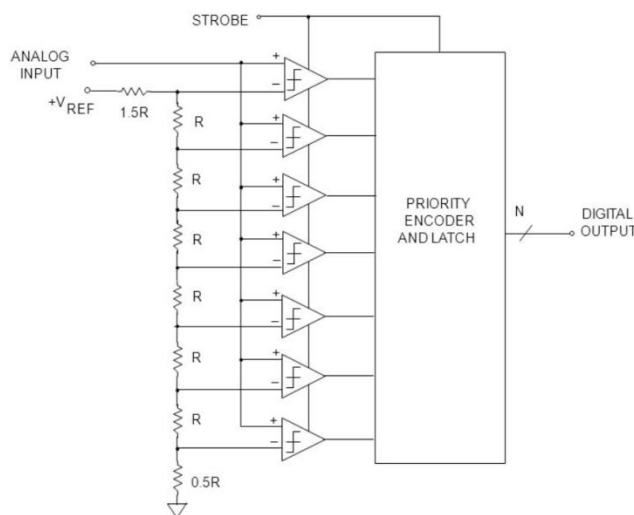
2.3.1. Komparační převodník

Nejprimitivnějším jednobitovým A/D převodníkem je komparátor. Komparátor je ve své podstatě operační zesilovač s kladnou zpětnou vazbou, což znamená, že po rozhodnutí, zda je měřený signál větší nebo menší než reference, se nachází v saturaci jednoho z pólů napájecího napětí.

Komparační převodník je někdy nazýván jako „flash převodník“ nebo „paralelní převodník“, protože se skládá z několika paralelně zapojených komparátorů, které provádějí převod v jednom časovém okamžiku (paralelně v čase). V současnosti se jedná o nejrychlejší A/D převodník v běžně dostupné nabídce na trhu. Jeho principiální schéma zapojení můžeme vidět na obrázku 2.9. Je zřejmé, že N-bitový komparační ADC se skládá z 2^N rezistorů a $2^N - 1$ komparátorů. Každý komparátor má své referenční napětí z řetězce rezistorů, kde každý rezistor má napětí o 1 LSB větší než rezistor pod ním. Po přivedení neznámého napětí na jeden ze vstupů každého komparátoru je toto napětí porovnáváno se všemi referencemi, které odporový řetězec nabízí. Pokud je neznámé napětí vyšší než daná reference, komparátor na výstupu vygeneruje stav log. 1, a pokud je referenční napětí vyšší než neznámé (měřené), komparátor na výstupu vygeneruje stav log. 0. Datový výstup $2^N - 1$ není příliš praktický, a proto je za komparátory umístěn dekodér, který generuje z výsledků všech komparátorů

N-bitovou binární posloupnost. Ačkoli je tento typ A/D převodníku velice rychlý, jeho nevýhodou je velký počet použitých rezistorů a komparátorů, omezené rozlišení, zpravidla vysoká spotřeba kvůli velkému počtu vysokorychlostních komparátorů (především u měření 50 milionů vzorků za sekundu a více) a také vysoká cena, protože zabírají velkou plochu na čipu. Další nevýhodou je spotřeba elektrické energie na rezistorech udávajících referenční napětí, kterými teče zpravidla více než 10 mA a navíc musí být přesné s nízkou tolerancí.

Typická doba převodu trvá 0,1 - 10 ns a má okolo osmi bitů. Používá se například pro osciloskopy s digitální pamětí.



Obrázek 2.9: Principiální schéma zapojení 3-bitového komparačního ADC [převzato z 9]

2.3.2. Kompenzační převodník

Kompenzační ADC je někdy nazýván jako „ADC s postupnou aproximací“, anglicky „Successive Approximation ADC“, protože při převodu postupně aproximuje registr SAR a jeho výstup převedený zpět na analogovou hodnotu následně porovnává s hodnotou neznámého napětí. Podrobněji bude jeho funkce popsána níže. Jeho principiální schéma zapojení je uvedeno na obrázku 2.10.

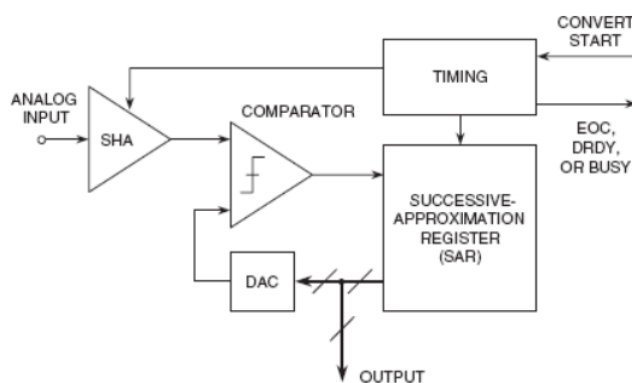
Algoritmus převodu lze přirovnat k vážení na miskových váhách, kde neznámou hmotnost testujeme pomocí závaží tak, že nejdříve použijeme nejtěžší a podle výsledku jej buď nahradíme lehčím, nebo ho ponecháme a lehčí k němu ještě přidáme. Takto postupujeme, dokud sestupně neotestujeme všechna závaží.

Po přijetí příkazu CONVERT START je obvod SHA přepnut do režimu *hold* a všechny bity registru SAR (Successive approximation register) jsou nastaveny na hodnotu log. 0, až na MSB, který je nastaven na hodnotu log. 1. Hodnota ze SAR registru je převedena pomocí DAC zpět na analogovou hodnotu a následně je porovnávána s neznámým signálem. Pokud je hodnota z výstupu DAC větší než neznámé napětí, je tento bit v SAR registru vynulován, v opačném případě zůstane nastaven. Poté se hodnota v SAR aproximuje o další bit s nižší váhou a proces se opakuje s každým dalším bitem. Když už všechny bity byly nastaveny, testovány a podle potřeby přenastaveny (či nikoliv), hodnota v SAR registru odpovídá velikosti neznámého napětí a převod je dokončen. Konec konverze je obecně indikován signálem EOC (End Of Convert),

DRDY (Data Ready) nebo vynulováním „busy signálu“. Polarizace a názvy těchto signálů se mohou lišit u různých druhů kompenzačních převodníků, ale základní princip je stejný.

Je zřejmé, že N-bitová konverze zabere N kroků, ale neplatí domněnka, že 16-bitový kompenzační převodník má dvojnásobnou dobu převodu než 8-bitový. U 8-bitového převodníku musí DAC převádět s 8-bitovou přesností než je bit ze SAR testován, kdežto u 16-bitového převodníku, musí převádět se 16-bitovou přesností, což zabere mnohem více času než dvojnásobně. V praxi to znamená, že 8-bitový ADC může provádět převod o době trvání několika stovek nanosekund, ale 16-bitový převodník potřebuje pro převod typicky několik mikrosekund.

Kompenzační ADC je mnoho let nejpoužívanějším převodníkem. Je to takový kompromis v rychlosti převodu, přesnosti a je relativně levný. Průměrně doba převodu trvá okolo jednotek až desítek μs a má 12-16 bitů. Používá se například pro digitalizaci signálu ze sensorů (pokud nejsou kladeny vysoké požadavky na rozlišení – přesnost) a dále například v analogově digitálních modulech řídicích počítačů.



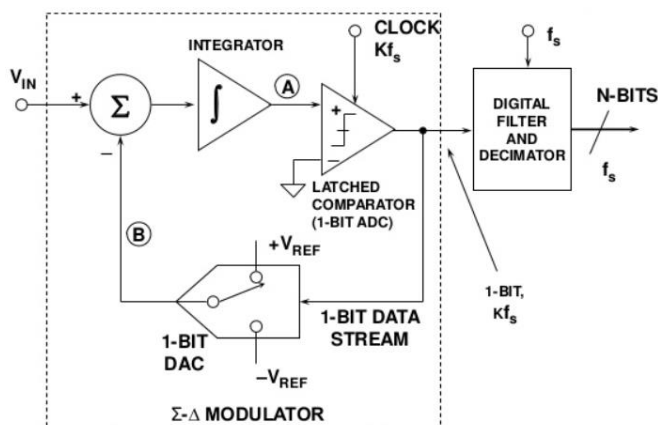
Obrázek 2.10: Principiální schéma zapojení kompenzačního ADC [převzato z 9]

2.3.3. Sigma-delta převodník

Σ - Δ převodník neboli „Integrační A/D převodník se Σ - Δ modulátorem“, někdy označován zastarale jako „ Δ - Σ převodník“, patří do skupiny velmi přesných převodníků s vysokým rozlišením. Princip Σ - Δ převodníků je znám více než 40 let, ale až „nedávno“ jsme se dostali k technologiím (tzv. high density digital VLSI – Very Large Scale Integration), které nám umožňují tyto převodníky vyrábět jako levné monolitické integrované obvody.

Vezmeme-li jednobitový ADC (obecně známý jako komparátor) a integrátor zapojené tak, že výstup integrátoru a vstup komparátoru tvoří jeden uzel, na vstup integrátoru je přiveden součet vstupního měřeného signálu s výstupním signálem z jednobitového DAC, jehož vstup je spojen s výstupem komparátoru, dostaneme Σ - Δ modulátor prvního řádu. Pokud na výstup komparátoru přidáme digitální filtr dolní propust a decimátor, dostaneme sigma-delta ADC prvního řádu (obrázek 2.11), kde Σ - Δ modulátor tvaruje kvantizační šum tak, že leží nad frekvenčním pásmem výstupního digitálního filtru, a proto je hodnota ENOB (tento parametr je popsán v kapitole 3.2. *Volba klíčových součástek* – konkrétně podkapitola 3.2.1.2. *Efektivní rozlišení*) mnohem vyšší než by mohla být očekávaná z „převzorkovacího poměru“ (z tzv. oversampling rate, což je proces, kdy je signál vzorkován vzorkovací frekvencí dostatečně

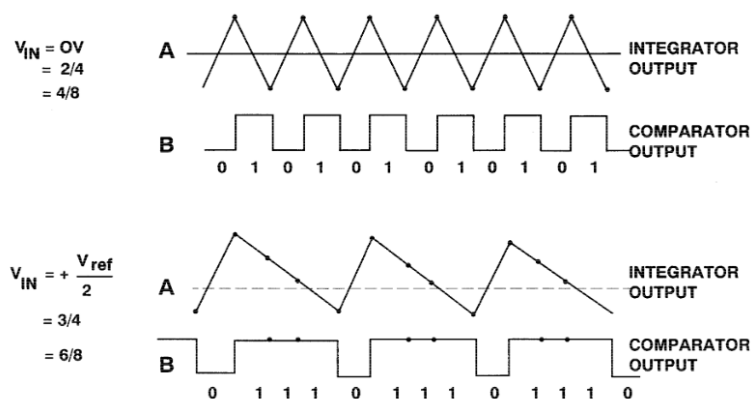
vyšší než tzv. Nyquist rate - neboli dvojnásobná šířka frekvenčního pásma vzorkovaného signálu).



Obrázek 2.11: Principiální schéma zapojení sigma-delta ADC 1. řádu [převzato z 9]

Σ - Δ ADC pracuje následujícím způsobem. Předpokládejme DC napětí na jeho vstupu (V_{IN}). Integrátor pak neustále generuje pilový průběh (v uzlu A). Komparátor v okamžicích daných hodinovým signálem tento pilový signál vyhodnocuje a na výstupu generuje posloupnost jedniček a nul, která jde zápornou zpětnou vazbou přes DAC zpět do součtového členu (uzel B), kde se sčítá se vstupním napětím. Záporná zpětná vazba způsobí rovnost průměrného DC napětí v uzlu B se vstupním napětím V_{IN} . Průměrná hodnota výstupního napětí z DAC je řízena množstvím log. 1 v jednobitovém datovém toku z výstupu komparátoru. Pokud se vstupní signál zvětšuje směrem k $+V_{REF}$, množství logických jedniček se v sériovém datovém toku zvětšuje a množství logických nul zmenšuje. Stejně tak, když se vstupní signál blíží k $-V_{REF}$, počet logických jedniček klesá a logických nul stoupá. Posloupnost log. jedniček a nul vygenerovaná komparátorem, jde kromě zpětné vazby také do digitálního výstupního filtru a decimátoru, kde je dále zpracována na konečný tvar a odeslána na výstup sigma-delta ADC.

Jak je zobrazeno na obrázku 2.12, pokud je velikost napětí vstupního signálu blízká velikosti plného kladného referenčního napětí, je zřejmé, že v datovém toku budou převažovat log. 1 nad log. 0. Pokud bude blízká záporné referenci, log. 0 budou převažovat nad log. 1. Pokud bude hodnota napětí vstupního signálu uprostřed mezi referencemi, je jasné, že počet log. 1 a log. 0 bude stejný.

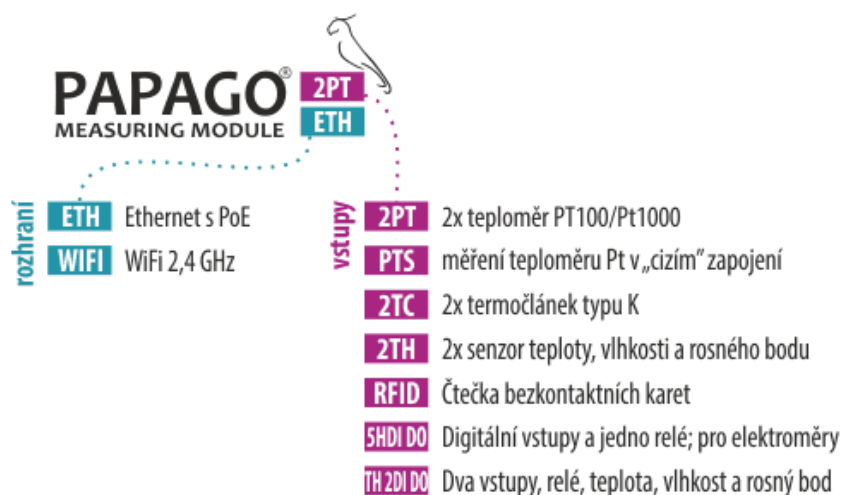


Obrázek 2.12: Příklady generovaných průběhů signálů sigma-delta modulatoru [převzato z 9]

V současnosti je používán v aplikacích, kde je požadována nízká cena, malá šířka frekvenčního pásma, nízká spotřeba a vysoké rozlišení ADC. Typicky má nominální hodnotu rozlišení mezi 12 - 24 bity (v některých případech až 32 bitů) a jeho průměrná doba převodu se pohybuje mezi stovkami nanosekund až desítkami mikrosekund. Mezi jeho konkrétní aplikace můžeme zařadit například digitalizaci signálu ze senzorů (kde je požadavek na vysoké rozlišení), A/D moduly řídicích počítačů a v neposlední řadě i akustické aplikace.

2.4. Měřicí systém PAPAGO

PAPAGO je měřicí zařízení firmy Papouch s.r.o., jehož elektronika se skládá ze dvou částí. První částí je základní deska zařízení, která zajišťuje univerzální využití pro různé specifické měřicí aplikace. Je to společná část pro všechny produkty rodiny PAPAGO a zajišťuje základní funkce, jako jsou například: komunikace celého zařízení PAPAGO s okolím prostřednictvím rozhraní Ethernet, Wifi nebo GPRS, napájení PoE (Power over Ethernet), záloha dat v interní paměti pro případ neúspěšného odeslání přes rozhraní a v neposlední řadě poskytuje elektrické napájení pro druhou část elektroniky (konkrétní modul), která je připojena k základní desce pomocí čtyřiceti pinového konektoru. Komunikace mezi oběma částmi může být zajištěna pomocí různých typů rozhraní (UART, SPI, I²C, CAN, USB aj.), které jsou na základní desce již navrženy a předpřipraveny pro jejich využití. Modul je tedy navržen pro specifickou aplikaci (měření teploty s využitím RTD senzorů i termočlánků, měření vlhkosti a rosného bodu, dále pak řízení spínání ventilace, hlídání uzavřených dveří, čtení RFID karet a další). Na obrázku 2.13 jsou popsány specializace jednotlivých typů zařízení PAPAGO, které jsou v současnosti v nabídce firmy Papouch s.r.o. a v tabulce 2.3 je uvedeno, s jakým rozhraním se každý typ vyrábí.



Obrázek 2.13: Různé typy měřících modulů Papaga [převzato z 10]

Rozhraní:	Typ:						
	2TH	2PT	2TC	PTS	RFID 1DO	5HDI DO	TH 2DI DO
	teplota- vlhkost	Pt100/ Pt1000	termočlánky	Pt parazitně	RFID čtečka	I/O modul	monitor prostředí
Ethernet	✓	✓	✓	✓	✓	✓	✓
WiFi 2,4 GHz	✓	✓	✓			✓	

Tabulka 2.3: Přehled výstupních rozhraní jednotlivých typů Papaga [převzato z 10]

Jako zdroj informací jsem využil webové stránky firmy Papouch s.r.o., kde se lze dočíst bližší informace k produktu [10].

2.5. Desky plošných spojů

2.5.1. Výroba

Základem desky plošných spojů je nosný materiál. Pro pevné (neohebné) DPS je nejčastěji využíván kompozit s označením FR4. Základem kompozitu je skleněná tkanina, která prochází nádrží s epoxidovou pryskyřicí a tou se impregnuje. Z takto naimpregnované tkaniny jsou následně vysekávány listy, které jsou poté předsoušeny tak, aby nelepily. Tyto listy jsou často označovány jako Pre Preg. Následně jsou k sobě skládány 2 listy Pre Pregu a shora a zdola (pro dvouvrstvou desku) je přiložena tenká měděná fólie s tloušťkou nejčastěji 5 – 105 μm , která se v dalších technologických postupech využije k vytvoření spojů. Vše je za tepla slisováno.

Následuje takzvaná fotolitografie, to znamená, že měděné fólie z obou stran desky se očistí, pokryjí fotorezistem, což je světlocitlivý polymer, který po osvětlení zesítuje a stane se nerozpustným ve vývojce (bez osvětlení je v ní rozpustný). Dále se fotorezist exponuje přes masku, která je tvořena navrženým motivem tzv. layoutem. Po expozici se deska ponoří do vývojky, která smyje neosvětlené části fotorezistu. Poté se ponoří do selektivního leptadla na měď, a to odleptá části mědi, které nezůstaly pokryty fotorezistem. Nakonec se sundá fotorezist například sprchováním horkou vodou s 1 % ethanolu. V následujícím kroku se layout DPS testuje.

Samozřejmě, že podle složitosti navrženého elektrického obvodu a podle požadovaných parametrů z hlediska EMC, může být před lisováním měděná vrstva nanášena pouze na jednu nebo na obě strany nosného materiálu. Pak mluvíme o jednovrstvé nebo dvouvrstvé DPS. Vícevrstvé desky se vyrábějí tak, že například pro čtyřvrstvou DPS je základem dvouvrstvá, která je vyrobena podle postupu popsaného výše a na ni je shora a zdola přiloženo po dvou listech Pre Pregu a po jednom listu měděné fólie. Pak je vše za tepla slisováno a pokračuje se fotolitografií a následným testováním. Výroba šesti vrstvé DPS se provádí analogicky s tím, že základem je čtyřvrstvá atd. Celková tloušťka DPS se většinou pohybuje od 0,5 mm do 3,2 mm.

Někdy je layout navržen tak, že je nutné propojit jednotlivé spoje z různých vrstev. K tomu slouží prokovy tzv. vias, kdy se do kompozitu FR4 v místě průsečíku spojů z různých vrstev (při pohledu shora) vyvrtá díra a následně se prokoví. Tím je zajištěno vodivé spojení mezi jednotlivými vrstvami. V případě součástek s pouzdem pro montážní technologii THT

(popsáno v následující kapitole) lze k propojení jednotlivých vrstev využít prokovených děr pro piny součástek.

Na otestovanou a očištěnou desku se pak nanese světlocitlivá nepájivá maska, která se osvítil přes její motiv. Ze zakrytých neosvícených míst je nepájivá maska následně smyta a výsledný požadovaný vzor tepelně vytvrzen. Dále může být deska ještě opatřena servisním potiskem, což jsou popisky pro usnadnění osazování nebo případných oprav osazené desky. Typicky se provádí sítotiskem v bílé barvě. Výroba je zakončena úpravou DPS na výsledný požadovaný rozměr, a to například ostřížením na padacích nůžkách, frézováním či drážkováním. Případně pokud budou na desku kladeny speciální požadavky, lze měděné plošky například pozlatit.

2.5.2. Technologie montáže součástek

Starší technologií montáže součástek na DPS je THT (Through hole technology), která umožňuje montáž součástek s drátovými vývody, které se z jedné strany desky (typicky shora) vsunují do vyvrtaných a často prokovených děr a z druhé strany (typicky spodní vrstva) se připevňují k pájecím ploškám.

Novější technologií montáže součástek je SMT (Surface mount technology), která umožňuje osazení součástkami s pouzdry SMD (Surface mount devices), které nemají drátové vývody, tudíž nepotřebují vyvrtané díry a je možné je osazovat z obou stran desky přesně nad sebe. Tato technologie s povrchovou montáží přináší řadu výhod oproti THT, a to například výrazné zmenšení rozměrů a hmotnosti celé součástky, lepší vysokofrekvenční vlastnosti, snazší automatizované osazování DPS, vyšší spolehlivost a nižší cena osazené desky. Nevýhodou SMD pouzder oproti pouzdrům s drátovými vývody je např. horší odvod tepla a se nehodí tedy pro výkonové součástky.

2.5.3. Pájení

Pájení je v současnosti nejrozšířenější technologií vodivého upevnování součástek k pájecím ploškám na DPS. Od 1. 7. 2006, kdy bylo směrnicí RoHS z pozice EU zakázáno používání olova v elektrotechnice, se používá bezolovnatá pájka. Původní nejpoužívanější olovnatá pájka 63 % Sn – 37 % Pb s teplotou tavení již při 183 °C byla nahrazena spoustou náhražek olovnaté pájky, ovšem žádná nedosahuje tak dobrých vlastností pro pájení jako již zmíněná olovnatá. Z bezolovnatých se nejvíce, díky svým vlastnostem, uchytila slitina 95,5 % Sn – 3,8 % Ag - 0,7% Cu. Její nevýhodou je však vysoká tavicí teplota.

Mezi nejčastější metody pájení se v současnosti řadí pájení vlnou, pájení přetavením a případně ruční pájení.

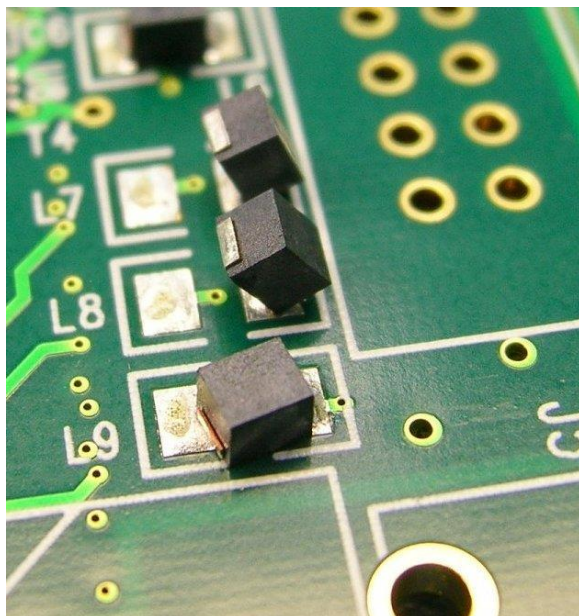
2.5.3.1 Pájení vlnou

Při pájení vlnou se roztavená pájka nachází v kontejneru, ve kterém jsou z ní vytvořeny vlny. DPS s osazenými součástkami se pohybuje nad vlnou tak, že vlna roztavené pájky (typicky jsou dvě vlny) omývá spodní stranu desky a tím se připevňují místa k tomu určená. Místa, která sice jsou pájitelná, ale nechceme je pájet, se obvykle pokryjí ochrannou nepájivou vrstvou. Nakonec deska prochází pod tzv. „horkým nožem“, což je proud horkého vzduchu o teplotě okolo 380 °C, který odřízne případné „krápníky“, které se při pájení vytvořily na pájených spojích ve směru pohybu desky.

Tento typ pájení se nehodí pro všechny typy součástek, především proto, že součástky se při tomto procesu nachází několik sekund v roztavené pájce, a tedy například u polovodičů, součástek v plastových pouzdech, či elektrolytických kondenzátorů by došlo k jejich poškození vlivem vysoké teploty. Tyto součástky se po ukončení pájení vlnou musí připájet například ručním pájením. Dále je nutné SMD součástky umístěné na straně DPS, kterou bude vlna omývat, před pájením přilepit pomocí lepidel. Tato lepidla nesmí být elektricky vodivá, nesmí být toxická, nesmí se tavit při teplotě tavení pájky, nesmí chemicky ovlivňovat desku ani součástku a musí k nim mít dobrou adhezi. Na pájecí vlně se dále vyskytuje tavidlo, které slouží ke zkvalitnění spoje tím, že odstraní z povrchů spojovaných součástí sloučeniny vzniklé především reakcí s ovzduším. Tavidla jsou typicky organické sloučeniny, které je nutné po zapájení smýt, aby nezpůsobovaly korozi.

2.5.3.2 Pájení přetavením

Tato technologie řeší nevýhody pájení vlnou, a to jak nemožnost pájení některých součástek (polovodiče, součástky s plastovým pouzdem, elektrolytické kondenzátory apod.), tak i tvorbu můsteků mezi jednotlivými pájenými místy, které u pájení vlnou mohly vznikat například u integrovaných obvodů, které měly piny velice blízko sebe. Stačí menší plošky než u pájení vlnou. Nevýhodou je riziko *Swimming&Manhattan efektu*, což je tzv. sklouznutí pinu z pájecí plošky či samovolné postavení součástky vertikálně vlivem špatně navrženého layoutu (nesymetrické tuhnutí pájecí pasty – na jedné straně součástky větší odvod tepla apod.). Oba nežádoucí jevy jsou zobrazeny na obrázku 2.14 (na nejbližší součástce - tedy dole na obrázku *swimming efekt* a na vzdálenějších dvou *Manhattan efekt*).



Obrázek 2.14: Swimming&Manhattan efekt [převzato z 11]

Před pájením se musí nanést pájecí pasta na pájecí plošky (sítotiskem, šablonovým tiskem nebo dispenserem), na kterých se bude pájet a poté se deska osadí požadovanými součástkami pomocí osazovacího automatu. Následně je potřeba nechat pájecí pastu vysušit při teplotě typicky okolo 120 °C, aby se odpařily kapalné složky a aktivovalo tavidlo obsažené v pastě. Takto je deska s vysušenou pastou a osazenými součástkami předehřívána pod bodem tavení

pasty. K přetavení pasty a tím i k připájení součástky dojde při zvýšení teploty, které může být zajištěno například infračervenými zářiči, laserem, horkým plynem, ohřevem kondenzací par apod.

2.5.4. Vodivé lepení

Alternativní bezolovnatou technologií vodivého upevňování součástek na DPS je vodivé lepení. Vodivá lepidla byla vynalezena okolo roku 1965 na univerzitě poblíž New Yorku. Skládají se ze dvou složek, a to z vazební a vodivé. Vazební složka je typicky tvořena epoxidovou, silikonovou nebo polyimidovou pryskyřicí (termosety, reaktoplasty, jednosložková či dvousložková pryskyřice). Vodivá složka je typicky tvořena kuličkami o průměru 6 – 8 μm ze stříbra, mědi s vrstvou stříbra, či plastu s vrstvou stříbra nebo šupinkami různých velikostí ze stejných materiálů jako kuličky. Lepidla se dělí na izotropní a anizotropní. Izotropní mají koncentraci vodivých částic (šupinek) až do 80 % a mají tedy ve všech směrech stejnou vodivost. Anizotropní mají nižší koncentraci vodivých částí (kuliček) – do 30 %. Jejich vodivost je různá v různých směrech a jsou vodivá především v ose „z“, proto jsou někdy nazývána Z – lepidla.

Nanášení lepidel se provádí buď sítotiskem, šablonovým tiskem, dispenserem nebo jehličkovým nanášením. Spojení s vodivými lepidly byly testovány na řadu parametrů jako například elektrický odpor spojů, nelinearita VA charakteristiky spojů a jejich šum, dále na mechanickou pevnost v tahu a tlaku, odolnost vůči klimatickému namáhání, odolnost vůči stejnosměrnému proudu a proudovým pulzům a také na vliv kvality a materiálu spojovaných kontaktů na kvalitu spojů. Z testování vyšlo najevo, že v drtivé většině parametrů jsou lepené vodivé spoje horší než pájené a ještě navíc dražší. Ovšem přesto se stále využívají ve speciálních aplikacích, kde je využito pár jejich lepších vlastností oproti bezolovnatým pájkám, a to nízké vytvrzovací teploty – typicky 100 – 120 $^{\circ}\text{C}$ a případně větší pružnosti. Využívají se např. při výrobě LCD displejů, ve 3D strukturách apod.

Podrobnější informace k problematice celé kapitoly 2.5 *Desky plošných spojů* jsou popsány v [12] a v [13], odkud jsem také čerpal informace.

3. Návrhová a experimentální část

3.1. Možnosti řešení

Nejdříve bych ještě rád upřesnil, jak jsem již zmiňoval v úvodu, zadání parametrů a vlastností návrhu, které hraje důležitou roli při výběru koncepce řešení, při volbě součástek a tím ovlivňuje nejen klíčové elektrické parametry, ale i složitost a cenu konečného návrhu.

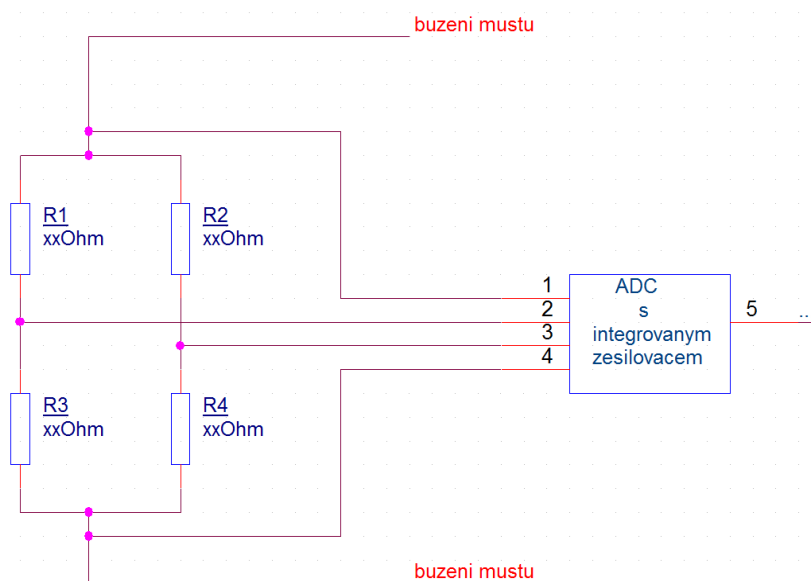
Doplňující zadání (požadované parametry a vlastnosti návrhu):

- návrh pro šesti-vodičové zapojení tenzometrického můstku pro přesnější měření dat ze senzorů
- střídavé buzení tenzometrického můstku pro eliminaci nezanedbatelného termoelektrického napětí
- vysoké efektivní rozlišení ADC (ENOB alespoň 20 bitů) pro pomalá měření cca. 5 vzorků za sekundu
- odolnost vůči rušení 50/60 Hz
- jednoduché elegantní řešení

Protože je z principu funkce tenzometrů zřejmé, že výstupní signál ze senzorů bude velmi malý, je vhodné jej před dalším zpracováním zesílit. Zesílení můžeme zajistit několika způsoby. Prakticky všechny koncepce lze rozdělit do dvou skupin:

1. Zesílení pomocí interního (integrováného) zesilovače v ADC
 - např. integrovaný PGA, integrovaný zesilovač s fixním zesílením apod.

Principiální schéma zapojení je uvedeno na obrázku 3.1.

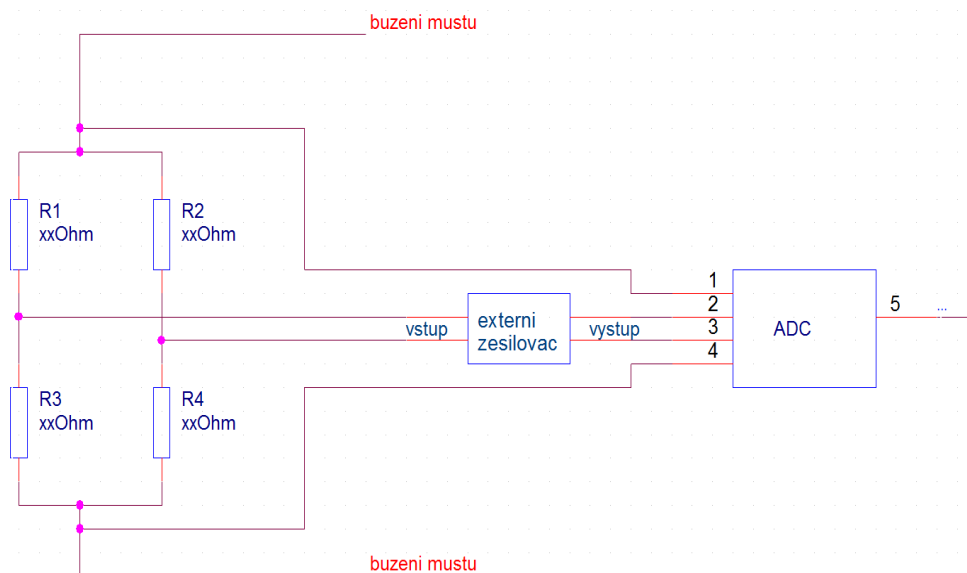


Obrázek 3.1: Principiální schéma zapojení s integrovaným zesilovačem v ADC

2. Zesílení pomocí externího zesilovače umístěného před vstupem ADC

– např. externí monolitický PGA, externí zesilovač z diskretních OZ, externí monolitický přístrojový/diferenční zesilovač apod.

Principiální schéma zapojení je uvedeno na obrázku 3.2.



Obrázek 3.2: Principiální schéma zapojení s externím zesilovačem před ADC

Každá skupina koncepcí přináší různé výhody a nevýhody. S externím zesilovačem můžeme dosáhnout téměř libovolného zesílení signálu ze senzorů (samozřejmě maximálně tak, aby amplituda zesíleného signálu nepřekročila maximální možný rozsah analogových vstupů ADC), ale je to na úkor složitosti a ceny návrhu. Naproti tomu aplikace s integrovaným zesilovačem nabízí elegantnější a jednodušší řešení, kde sice velikost zesílení bude mnohem více omezena, ale pokud integrovaným zesilovačem dosáhneme amplitudy signálu řádově z jednotek milivoltů na alespoň stovky milivoltů, bude to pro naši aplikaci dostačující. Signál o amplitudě stovek milivoltů je poměrně snadno měřitelný (dokonce i běžným multimetrem), což bylo cílem zesilování. Větší velikost zesílení by nám přinesla zlepšení linearity, ale nikoliv větší rozlišení.

3.2. Výběr klíčových součástek

Z důvodů uvedených v předchozí kapitole je výhodnější volit některou z koncepcí ze skupiny s integrovaným zesilovačem v ADC. Jako nejlepší koncepce pro naši aplikaci se jeví ADC s integrovaným PGA, jelikož nám nabízí nastavitelné zesílení podle potřeby a díky této skutečnosti jsou tyto převodníky mnohem více zastoupeny v nabídkách výrobců převodníků signálů, nabízí pestřejší využití a disponují větší prodejností, což má také vliv na jejich prodejní cenu.

3.2.1. A/D převodník

Volba vhodného ADC s co nejlepšími parametry je pro měřící zařízení s tenzometry jedna z nejdůležitějších věcí především z hlediska šumových parametrů a efektivního rozlišení.

3.2.1.1 Šum

Vzhledem k tomu, že tenzometrický můstek je externí a nebude dodáván jako součást zařízení, není tedy známo, jaký konkrétní tenzometrický můstek si zákazník k měřicímu zařízení připojí. Předpokládá se, že se bude jednat o tenzometry s citlivostí 2 mV/V. Napájecí napětí (buzení) můstku bude 5 V, jelikož nám toto napětí již poskytuje základní deska systému Papago.

Z informací a předpokladů uvedených výše plyne, že při plném zatížení tenzometrického můstku dostaneme signál o velikosti 10 mV, a tedy jmenovitý rozsah napětí měřeného signálu je 10 mV (rovnice 3.1). Při zadaném minimálním efektivním rozlišení 20 bitů (při 5 měřených vzorcích za sekundu) je citlivost ADC přibližně 10 nV (rovnice 3.2). Citlivost ADC tedy udává velikost napětí jednoho LSB, a proto efektivní (RMS) hodnota šumu A/D převodníku při daném nastavení musí být menší než cca. 10 nV.

$$\begin{aligned} \text{rozsah}_{\text{měř.signálu}} &= \text{citlivost}_{\text{tenzometru}} \cdot \text{buzení}_{\text{tenzometru}} = & (3.1) \\ &= 2 \cdot 10^{-3} \cdot 5 = 10 \text{ mV} \end{aligned}$$

$$\text{citlivost}_{\text{ADC}} = \frac{\text{rozsah}_{\text{měř.signálu}}}{\text{rozlišení}_{\text{ADC}}} = \frac{10 \cdot 10^{-3}}{2^{20}} = 9,54 \text{ nV} \quad (3.2)$$

3.2.1.2 Efektivní rozlišení

Dalším kritériem sloužícím pro výběr vhodného ADC je velikost rozlišení, jež udává počet bitů, které jsou použity pro reprezentaci analogové hodnoty. V aplikacích, kde je rozlišení jedním z klíčových parametrů, je jeho jmenovitá hodnota nepodstatná, jelikož je pouze orientační a ve většině případů velice těžce dosažitelná. Důležité je efektivní rozlišení, které udává skutečnou hodnotu rozlišení při konkrétním nastavení ADC a jeho periferních obvodů. Každý výrobce signálových převodníků používá pro své produkty různé parametry pro jeho vyjádření jako např. SNR, ER, ENOB, SINAD atd.

- SNR (Signal to noise ratio) je parametr definován jako odstup výkonu užitečného signálu od výkonu šumu a je uváděn typicky v decibelech. Popisuje idealizovaný či speciální případ, kdy signál je ovlivněn pouze šumem a nedochází k žádnému zkreslení signálu. Vztah pro výpočet SNR (dB) je uveden v rovnici 3.3.

$$\text{SNR} = 10 \log_{10} \frac{P_{\text{signálu}}}{P_{\text{šumu}}} = 20 \log_{10} \frac{U_{\text{signálu}}}{U_{\text{šumu}}} \quad (3.3)$$

- SINAD (Signal to noise and distortion ratio) v dB je definován rovnicí 3.4, tedy jako odstup efektivní hodnoty užitečného signálu od součtu efektivních hodnot šumu a harmonického zkreslení a je také typicky udáván v decibelech.

$$\begin{aligned} SINAD &= 10\log_{10} \frac{P_{\text{signálu}} + P_{\text{šumu}} + P_{\text{zkreslení}}}{P_{\text{šumu}} + P_{\text{zkreslení}}} = & (3.4) \\ &= 20\log_{10} \frac{U_{\text{signálu}} + U_{\text{šumu}} + U_{\text{zkreslení}}}{U_{\text{šumu}} + U_{\text{zkreslení}}} \end{aligned}$$

- ER (Effective resolution) je parametr uvažující opět pouze užitečný signál a šum a počítá se tedy pomocí SNR. Vztah pro výpočet ER je uveden v rovnici 3.5. Jeho jednotkou je bit.

$$ER = \frac{SNR - 1,76 \text{ dB}}{6,02 \text{ dB}} \quad (3.5)$$

kde 6,02 dB vychází z převodu decibelů (\log_{10}) na bity (\log_2): $6,02 \text{ dB} \approx 20\log_{10}(2)$

a 1,76 dB vychází z kvantizační chyby ideálního ADC: $1,76 \text{ dB} \approx 10\log_{10}\left(\frac{3}{2}\right)$ [14]

- ENOB (Effective number of bits) na rozdíl od ER zahrnuje (stejně jako SINAD) šum i harmonické zkreslení, které se typicky získává rozkladem na jednotlivé harmonické složky pomocí FFT analýzy. ENOB se počítá tedy pomocí hodnoty SINAD. Celý vztah je analogický dle výpočtu ER z hodnoty SNR a je uveden v rovnici 3.6. Jeho jednotkou je bit.

$$ENOB = \frac{SINAD - 1,76 \text{ dB}}{6,02 \text{ dB}} \quad (3.6)$$

3.2.1.3 Srovnání nominovaných A/D převodníků

Analýza běžně dostupných A/D převodníků, které jsou v současnosti na trhu, je uvedena v tabulce 3.1. Z tabulky je zřejmé, že ADC bez integrovaného zesilovače nemůže v šumových parametrech konkurovat převodníkům s integrovaným PGA a navíc nesplňují zadané požadavky pro tento navrhovaný měřicí systém, a tak jsem v analýze z nabídek různých výrobců uvedl pouze jednoho zástupce této kategorie, který nabízel nejlepší možné parametry.

Výsledkem této analýzy je tedy skutečnost, že volba koncepce ADC s integrovaným PGA je opravdu pro tuto aplikaci nejvhodnější a dále tato analýza nabízí porovnání A/D převodníků realizovaných na bázi zvolené koncepce.

Vzhledem k tomu, že mezi zeleně vyznačenými obvody, což jsou ty, které vyhovují zadání, došlo téměř k rovnosti hlavních parametrů, bylo nutné se rozhodnout podle dalších kritérií jako například možnost implementace střídavého buzení tenzometrického můstku. Převodník ADS1262 od společnosti Texas Instruments poskytuje nejen nejlepší šumové vlastnosti, ale také jako jediný z nominovaných umožňuje komutovat vnitřní proudové zdroje. Pokud by takovou možnost nabízel i jiný z obvodů s touto koncepcí a s 11 nV RMS šumem mimo zeleně vyznačené, dalo by se z hlediska šumových parametrů také uvažovat o jejich použití, ale vzhledem k tomu, že nenabízí, byla volba jednoznačná, a to ADS1262.

Koncepce:	Konkrétní obvod:	šum RMS (nV)	ENOB/noise free bits (bit)	zesílení (-) / max. signál po zesílení (mV)	rozsah vstupů (V)	cena (\$)
Ext. zesilovač	LTC2442	220	24.4/21,6	libovolné/rozsah ADC	6	9,4+zesil.
Integr. PGA	ADS1262	8	25/22,8 (32x)	až 32x/320	5	9,1
	CS5534	8,5	22,5/20 (64x)	až 64x/640	10,25	10,5
	AD7190	8,5	23/20,5 (128x)	až 128x/1280	5,25	5,9
	AD7194	11	22,8/20,1 (128x)	až 128x/1280	5,25	6,4
	AD7193	11	22,8/20,1 (128x)	až 128x/1280	5,25	5,4
	AD7192	11	22,5/20 (128x)	až 128x/1280	5,25	4,9
	AD7124-8	17	21/18,7 (128x)	až 128x/1280	4	4,93
	ADS124S08	19	20,9/18,5 (128x)	až 128x/1280	5,25	5,25

Tabulka 3.1: Srovnání nominovaných A/D převodníků

3.2.2. Ochranné ESD diody, rezistory RC článků

A/D převodník ADS1262 má na analogových vstupech integrované ochranné ESD diody proti přepětí, které jsou jednou stranou připojeny k analogovému vstupu a druhou stranou k napájecímu napětí (U_{AVDD} nebo U_{AVSS}) tak, aby při povolené velikosti vstupního signálu byly v nepropustném směru. Pokud se ovšem objeví na analogovém vstupu napětí větší než $U_{AVDD} + 0,3$ V nebo menší než $U_{AVSS} - 0,3$ V, stanou se diody propustnými a nežádoucí proud odteče přes diody do jednoho z napájecích pólů. Aby při přepětí nedošlo k trvalému poškození vnitřních diod a jiných částí převodníku, výrobce doporučuje omezit proud do analogových vstupů externím rezistorem na maximálně ± 10 mA.

Pokud by se nadměrná hodnota napětí objevila například na některém nepoužívaném analogovém vstupu, mohla by se (s nezanedbatelnou pravděpodobností) přeslechem objevit na vstupu měřicím a negativně tak ovlivnit měření. Z tohoto důvodu jsem na používané (měřicí) analogové vstupy připojil externí křemíkové ochranné diody BAV199, které disponují malým svodovým proudem (aby způsobovaly co nejmenší chybu) a zajišťují odtékání proudu, vzniklého vlivem přepětí, do napájení kolem ADC – nikoliv přes analogové vstupy.

V doporučených aplikačních zapojeních ADS1262 jsou uvedeny schottkyho diody, tedy diody s přechodem kov-polovodič místo křemíkových s PN přechodem, ovšem svodový proud schottkyho diod je řádově větší a s rostoucí teplotou stoupá rychleji než u křemíkových, což je pro přesné analogové měření malých signálů skutečně nežádoucí. Průměrná schottkyho dioda má při napětí 25 V v nepropustném směru při pokojové teplotě (cca. 25 °C) svodový proud okolo 0,25 μ A a při teplotě 75 °C okolo 3 μ A. Naproti tomu průměrná křemíková dioda má při napětí 25 V v nepropustném směru při pokojové teplotě svodový proud okolo 7,5 nA a při teplotě 75 °C okolo 150 nA. A tedy například na odporu 220 Ω při teplotě 75 °C by svodový proud schottkyho diody udělal (vzhledem k malému signálu z tenzometrů) nezanedbatelný rozdíl v úbytku napětí 0,66 mA, kdežto křemíková dioda by způsobila rozdíl pouze 0,033 mA, a proto jsem volil diody křemíkové s nízkým svodovým proudem [15] a [16].

Minimální hodnotu rezistorů omezujících proud do analogových vstupů a vnitřních ESD diod můžeme stanovit dle rovnice 3.7. Obvykle se poté v praxi dává hodnota $2R_{min}$ a vyšší. V tomto případě jsem volil odpor 220 Ω , aby nebylo potřeba příliš velké kapacity v RC filtru, ale zároveň nesmí být příliš velký, aby nedocházelo k degradaci parametrů A/D převodníku.

$$R_{min} = \frac{U_{f,BAV199} - U_{f,ESD\ integr.}}{I_{ESD\ integr.\ max}} \frac{1,25 - 0,6}{10 \cdot 10^{-3}} = 65 \Omega \quad (3.7)$$

kde $U_{f,BAV199}$ je napětí na BAV199 v propustném směru, $U_{f,ESD\ integr.}$ je napětí na integrované ESD diodě v propustném směru a $I_{ESD\ integr.\ max}$ je maximální proud integrovanou ESD diodou.

3.2.3. Filtry

I přesto, že zvolený A/D převodník ADS1262 poskytuje digitální (softwarové) kmitočtové filtry, je v přesné analogové aplikaci vhodné měřený signál ještě před vstupem do převodníku zpracovat kvůli elektromagnetickému rušení a aliasingu.

3.2.3.1 RC filtry

Tyto anti-aliasingové filtry se navrhují tak, aby jejich mezní frekvence byla řádově nižší, než je modulační frekvence sigma-delta modulátoru, a to proto, aby v případě výskytu rušení na této modulační frekvenci, byl rušivý signál dostatečně utlumen - nejlépe pod citlivost převodníku, bude-li možné. Vzhledem k předpokládanému rušení v řádu desítek až stovek μV a vzhledem k dodatečnému odporu na vstupech A/D převodníku (viz předchozí podkapitola „Ochranné diody BAV199“), se jeví volba RC filtru prvního řádu jako vhodná. Samozřejmě se bude jednat o filtr typu dolní propust, abychom byli schopni potlačit rušení na vyšší modulační frekvenci.

Efektivní rozlišení převodníku ADS1262 při požadovaném nastavení je 25 bitů a z toho jeden bit je použit pro znaménko. Citlivost je pak, dle rovnice 3.8, přibližně $0,3 \mu\text{V}$. Z toho vyplývá, že předpokládanou amplitudu rušivého signálu musíme utlumit minimálně 100 krát – tedy minimálně o 40 dB, abychom se řádově dostali na citlivost převodníku. Dolní propust prvního řádu má za svým mezním kmitočtem sklon modulové frekvenční charakteristiky - 20 dB na dekádu frekvence, a tudíž mezní frekvence filtru musí být nejméně o 2 dekády níže než modulační frekvence sigma-delta modulátoru, která je u ADS1262, dle rovnice 3.9, 921,6 kHz. Velikost odporu RC filtru již známe z předchozí podkapitoly „Ochranné diody BAV199“, a tak můžeme navrhnout hodnotu kapacity kondenzátoru tak, aby časová konstanta RC článku nebyla příliš velká a negativně neovlivňovala měření a také, aby mezní frekvence filtru vyhovovala dle požadavků popsaných výše. Jako vhodná se jeví kapacita 220 nF, se kterou máme mezní kmitočet, dle rovnice 3.10, asi 3,3 kHz a časová konstanta τ je, dle rovnice 3.11, 48,4 μs . Tato hodnota kapacity splňuje podmínku mezní frekvence menší minimálně o 40 dB než modulační frekvence a nabití kondenzátoru trvající dobu přibližně 3τ , tedy asi 150 μs , také vyhovuje předpokládané frekvenci měření 5 - 10 vzorků za sekundu, a navíc je také u ADS1262 možné tuto dobu softwarově nastavit jako zpoždění pomocí registru MODE0, aby měření bylo prováděno až při nabitím kondenzátoru.

$$\text{citlivost}_{ADC} = \frac{\text{rozsah}_{ADC}}{\text{počet stavů}_{ADC}} = \frac{5}{2^{24}} = 0,298 \mu\text{V} \quad (3.8)$$

$$f_{MOD} = \frac{f_{CLK}}{8} = \frac{7,3728 \cdot 10^6}{8} = 921,6 \text{ kHz} \quad (3.9)$$

$$f_0 = \frac{1}{2\pi RC} = \frac{1}{2\pi \cdot 220 \cdot 220 \cdot 10^{-9}} = 3\,288,3 \text{ Hz} \quad (3.10)$$

$$\tau = RC = 220 \cdot 220 \cdot 10^{-9} = 48,4 \text{ } \mu\text{s} \quad (3.11)$$

Dále je nutné zvolit správný typ kondenzátoru, jelikož keramické kondenzátory s hodnotou kapacity větší než 10 nF se nejčastěji dělají s materiálem X7R, se kterým jsou kondenzátory piezostrikční (tedy disponují nežádoucí vlastností - mikrofoničností), což není vhodná vlastnost vzhledem k měření malých napětí. Vhodné jsou například keramické kondenzátory s materiálem C0G nebo fóliové, které tuto vlastnost nevykazují. Vzhledem k tomu, že s materiálem C0G se keramické kondenzátory s kapacitou 220 nF často nevyrábějí, anebo jsou zbytečně drahé, volil jsem fóliové, které se sice nejčastěji dělají ve velkých pouzdrech 1812 (tedy 180 x 120 mils), ale na DPS je dost místa a fóliové kondenzátory jsou jen dva, takže s rozměry nebude problém.

3.2.3.2 LC filtr

Vzhledem k tomu, že základní deska Papaga poskytuje stejnosměrné napájecí napětí 4 - 6 V, které může být z vnější elektrické sítě či z hlavního napájecího zdroje Papaga poměrně silně zarušeno, je pro přesnou analogovou aplikaci žádoucí navrhnout vlastní větev napájecího napětí, která bude vyfiltrována a stabilizována na přesných 5 V. K tomuto účelu nám dobře poslouží LC filtr druhého řádu, jelikož rezistor na omezení proudu (jako v předchozí podkapitole) nebudeme potřebovat, a tak na něm nebude docházet ke zbytečným tepelným ztrátám jako v případě RC filtru. Další výhodou LC filtru druhého řádu je strmější sklon modulové frekvenční charakteristiky za mezním kmitočtem filtru, a to - 40 dB na dekádu frekvence, což nám přináší větší selektivitu filtru, a tedy především frekvence těsně nad mezním kmitočtem budou více tlumeny než v případě filtru prvního řádu. Opět se samozřejmě bude jednat o dolní propust, jelikož je potřeba utlumit „vysokofrekvenční“ rušení.

Hlavní spínaný napájecí zdroj na základní desce Papaga pracuje v řádu stovek kHz (okolo 500 kHz). Je tedy nutné, aby filtr odvedl alespoň „hrubou práci“ na útlumu tohoto rušení a stabilizátor mohl následně výsledné napětí lépe vyhladit. Aby součástky nedosahovaly příliš vysokých hodnot, volil jsem mezní kmitočty okolo 5 kHz, který je tedy o 2 dekády níže než pracovní frekvence hlavního zdroje, což přináší útlum napětí 80 dB (tedy 10 000 krát méně).

Mezní frekvenci LC filtru lze stanovit pomocí Thomsonova vztahu (rovnice 3.12), který je odvozen níže.

$$X_L = X_C$$

$$\omega L = \frac{1}{\omega C}$$

$$\omega^2 = \frac{1}{LC}$$

$$\omega = \frac{1}{\sqrt{LC}}$$

$$2\pi f = \frac{1}{\sqrt{LC}}$$

$$f = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2\pi\sqrt{100 \cdot 10^{-6} \cdot 10 \cdot 10^{-6}}} = 5\,032,92 \text{ Hz} \quad (3.12)$$

Na stabilizátor umístěný za LC filtrem jsou kladeny požadavky z hlediska konverze napětí z 6 V na 5 V, potlačení rušení na modulační frekvenci ADC a dále pak na potlačení rušení z hlavního napájecího zdroje Papaga. Klidová spotřeba stabilizátoru je až druhotným parametrem, vzhledem k tomu, že se nejedná o přenosné zařízení, takže bude vždy zapojené do elektrické sítě. Všechny tyto parametry splňuje například TLV70450, jehož parametry nejsou úplně špičkové z těch, které Texas Instruments nabízí, ale je to kompromis v poměru cena/výkon, což je pro tuto aplikaci rozhodně dostačující.

3.3. Detailní obvodové schéma

Existuje mnoho podpůrných programových balíčků pro tvorbu elektronických a elektrotechnických schémat, které často disponují dalšími funkcemi či podprogramy například pro simulaci obvodů, návrh pouzder jednotlivých součástek, návrh pájecích plošek, dále pro návrh desek plošných spojů, integrovaných obvodů apod. Typickými zástupci pro kreslení schémat a simulaci obvodů jsou například PSpice (a všechny jeho odnože), Micro-cap, Multisim, LabView, Proteus atd. Pro kreslení schémat a následný kompletní návrh desek plošných spojů slouží například Eagle, OrCAD, Altium, Formica, PADS, Tina apod.

Pro návrh tohoto projektu jsem volil programový balíček OrCAD od společnosti Cadence, jelikož umožňuje návrh a podporu všech potřebných dílčích částí projektu a především proto, že jsem s ním dostatečně seznámen.

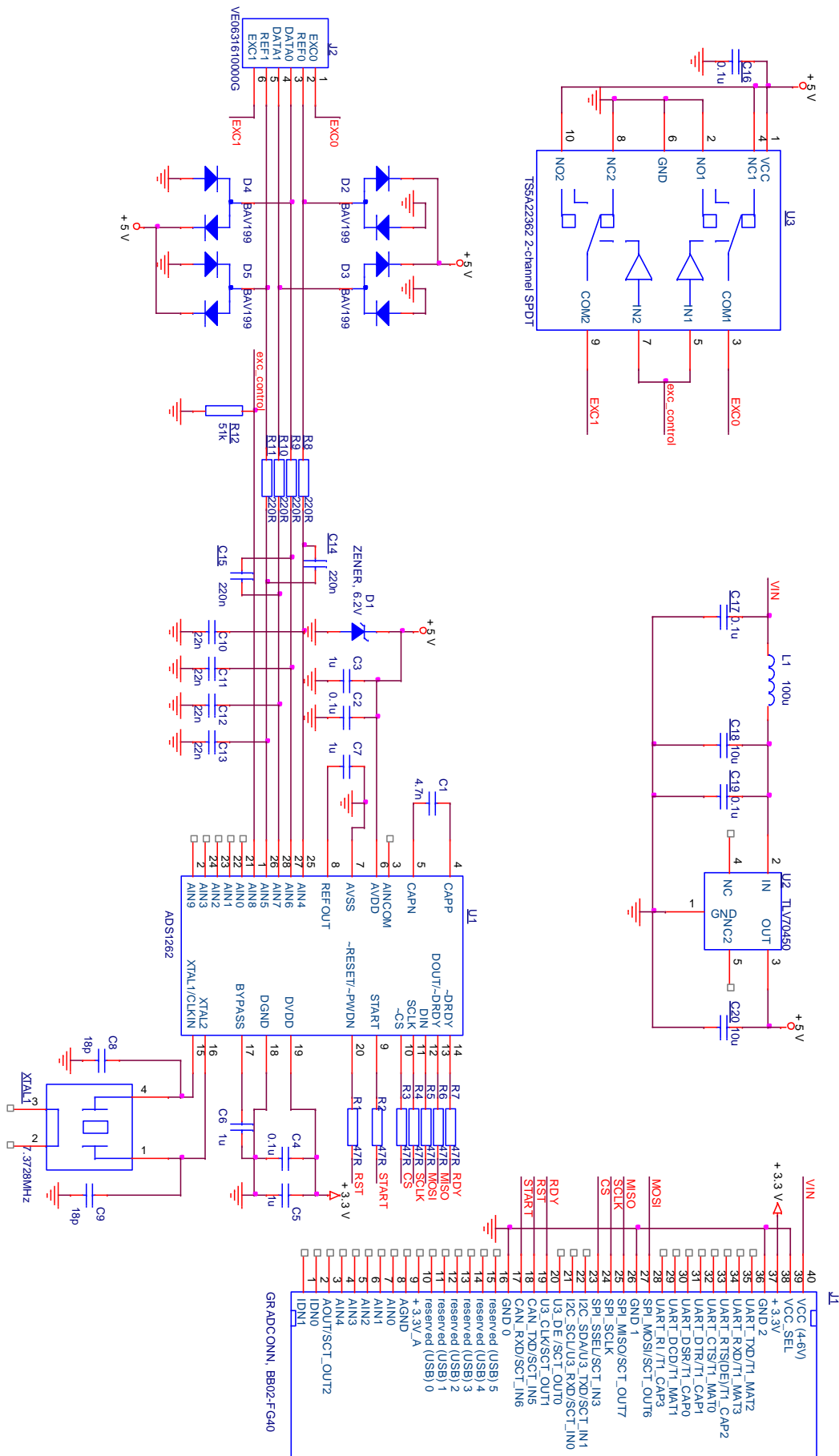
3.3.1. Cadence OrCAD

OrCAD je soubor aplikací pro návrh schématu zapojení elektrických prvků, desek plošných spojů včetně příslušenství a ačkoli, podle mého názoru, ve srovnání s jinými specializovanými programy není příliš vhodný a uživatelsky přívětivý pro simulování obvodů, nabízí i tuto funkci prostřednictvím modelů z PSpice knihoven. Jak už název OrCAD napovídá, jedná se o specializovanou odnož programů CAD, a tak jeho další výhodou je možnost exportu výkresů do různých formátů, které lze otevřít v příbuzných programech rodiny CAD. Konkrétní aplikace z balíku OrCAD, určená pro tvorbu schémat, se nazývá Capture.

Capture umožňuje tvorbu nových schematických značek elektrických součástek, tvorbu celých vlastních knihoven, dále kontrolu finálního schématu dle základních elektrických a dalších fyzikálních zákonů a v neposlední řadě také tvorbu tzv. netlistu nutného pro návrh DPS.

3.3.2. Výkres

Elektrické schéma zapojení je uvedeno na obrázku 3.3.



Obrázek 3.3: Detailní schéma zapojení navrženého modulu

3.4. Návrh DPS

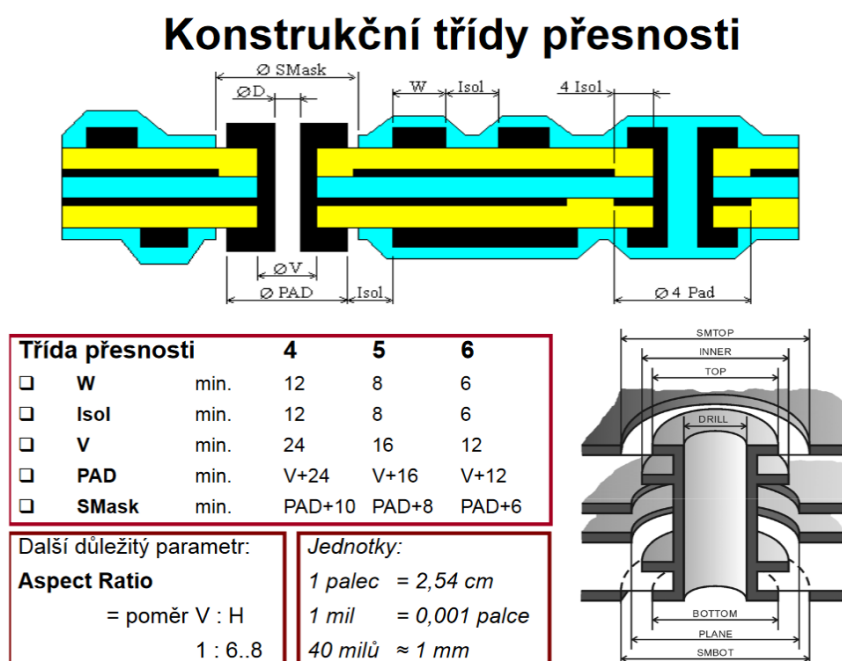
3.4.1. Postup

Při návrhu desky plošných spojů, který byl opět proveden ve specializovaných aplikacích programového balíku OrCAD, jsem postupoval následovně. Nejdříve jsem, podle již vytvořeného schématu v Capture, navrhl pájecí plošky v aplikaci Pad designer pro každou součástku. Následně jsem v PCB Editoru nakreslil pouzdra všech součástek, poté v Capture zkontroloval schéma zapojení dle implementované funkce „Design rules check“, vygeneroval netlist, což je jakýsi popis vzájemného propojení jednotlivých pinů všech součástek vyskytujících se ve schématu a nakonec opět v PCB Editoru rozmístil nakreslená pouzdra součástek včetně jejich propojovacích plošných vodičů tak, jak budou po výrobě DPS skutečně vyleptány.

3.4.2. Parametry

Desku plošných spojů jsem po konzultaci s vedoucím práce volil dvouvrstvou, kde v horní vrstvě jsou všechny součástky a ve spodní vrstvě je rozlitá měď vodiče GND a zbylé spoje, které by se v horní vrstvě křížily. Součástky jsou všechny v SMT (Surface Mount Technology) technologii až na dva konektory (J1 a J2), které potřebují větší mechanickou pevnost, kterou technologie THT (Through Hole Technology) zajistí. Zbylé součástky nepotřebují větší mechanickou pevnost ani lepší odvod tepla, a tak bylo výhodnější volit SMT, především kvůli menším rozměrům.

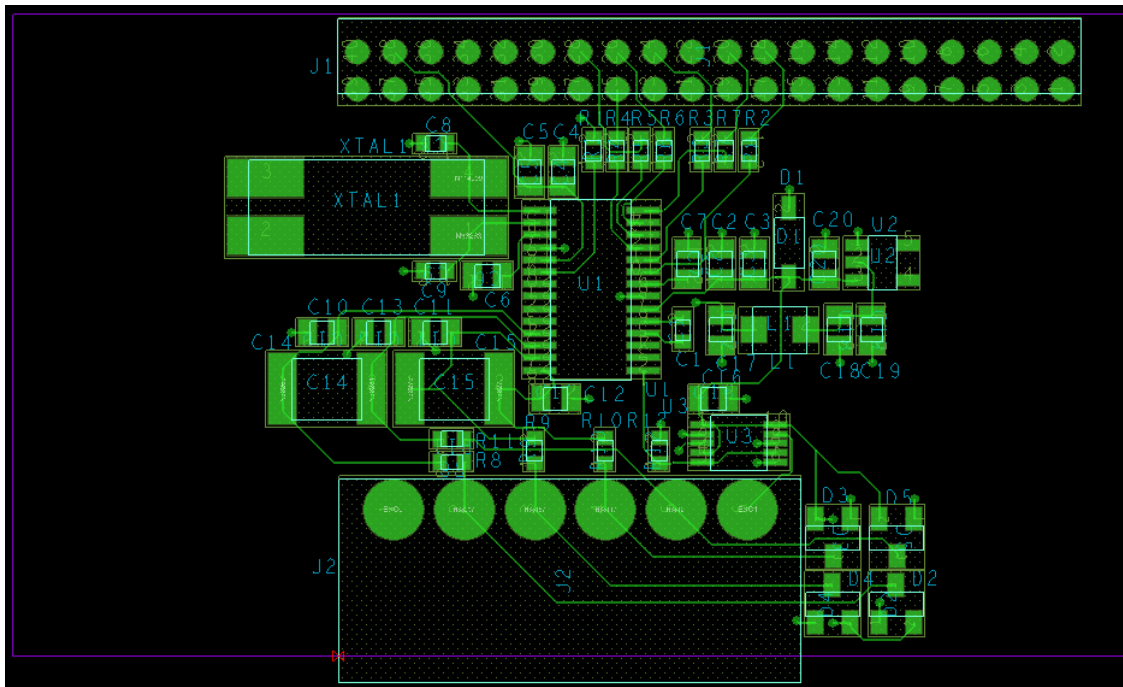
Konstrukční třídu přesnosti, která definuje návrhové parametry při tvorbě DPS, jsem volil číslo 6, abych mohl zúžit spoje a protáhnout je například mezi piny součástek a navíc společnost, jež DPS vyrábí, nepožaduje žádné příplatky za tuto třídu oproti jejich standardu. Podrobný popis nejčastějších tříd přesnosti je ukázán na obrázku 3.4.



Obrázek 3.4: Přehled rozměrů nejčastějších konstrukčních tříd návrhu DPS [převzato z 12]

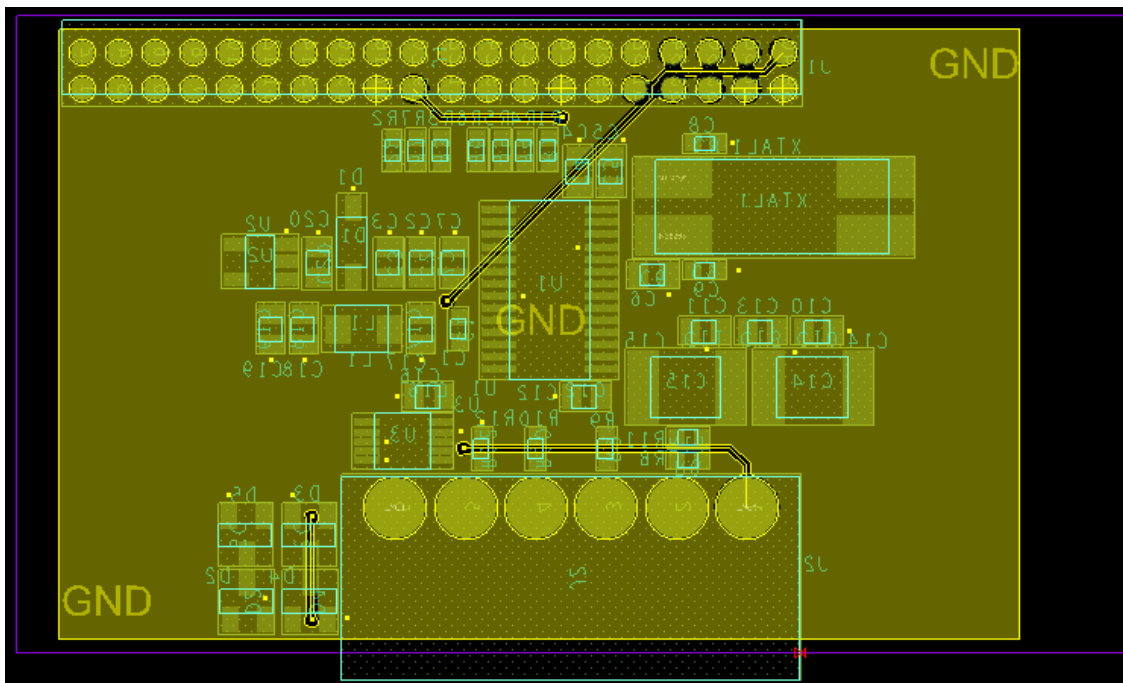
3.4.3. Výkresy

Návrh horní vrstvy (TOP) je uveden na obrázku 3.5.



Obrázek 3.5: Návrh horní (top) vrstvy DPS modulu

Návrh spodní vrstvy (BOTTOM) je uveden na obrázku 3.6.



Obrázek 3.6: Návrh spodní (bottom) vrstvy DPS modulu

4. Závěr

V rámci své bakalářské práce jsem prostudoval poměrně do hloubky problematiku měření mechanického namáhání a tlaku pomocí tenzometrů a dále také samotnou výrobu tenzometrů založenou na různých technologických principech.

Asi největším informačním (teoretickým) přínosem pro mne bylo studium o A/D převodnících, kde jsem se dozvěděl, jaké všechny typy převodníků existují a na jakých principech pracují. Naučil jsem se definice a významy různých parametrů z oblasti A/D převodníků – šumové parametry, efektivní rozlišení, parametry zahrnující harmonické zkreslení apod.

Z praktické stránky mé bakalářské práce byla pro mne největším přínosem práce na návrhu DPS, jelikož jsem poprvé použil profesionální programový balík Cadence OrCAD a naučil se v něm pracovat, což vidím jako velké pozitivum, protože v dnešní době už téměř neexistuje elektronické zařízení, které by nebylo realizováno na DPS.

Schéma modulu a jeho DPS jsem na základě předem nastudovaných znalostí navrhl, modul úspěšně realizoval a předal společnosti Papouch s.r.o., která na něj napíše firmware, jenž nebyl součástí zadání mé bakalářské práce. Po jeho naprogramování následně modul proměřím a na základě výsledků budu diskutovat o případných vylepšeních a další práci na zařízení.

Použitá literatura

- [1] DĀDO, Stanislav a Marcel KREIDL. *Senzory a měřicí obvody*. Praha: Vydavatelství ČVUT, 1996. ISBN 80-01-01500-9.
- [2] HUSÁK, Miroslav. *Senzorové systémy*. Praha: České vysoké učení technické, 1993.
- [3] *Documents.mx* [online]. 2014 [cit. 2017-04-29]. Unbonded Strain Gauge. Dostupné z WWW: <<http://documents.mx/documents/unbonded-strain-gauge.html>>.
- [4] Hošek P. *TECHNICKÁ UNIVERZITA V LIBERCI* [online]. 2016 [cit. 2017-04-29]. Měření malých deformací pomocí odporových tenzometrů. Dostupné z WWW: <<http://docplayer.cz/18009859-Mereni-malych-deformaci-pomoci-odporovych-tenzometru.html>>.
- [5] *VTS Zlín s.r.o.* [online]. 2016 [cit. 2017-04-29]. Snímače s kovovými fóliovými tenzometry. Dostupné z WWW: <<http://vtsz.cz/snimace-s-tenzometry>>.
- [6] *Oddělení Spintroniky a Nanoelektroniky FZÚ AV ČR* [online]. 2004 [cit. 2017-04-29]. Návrh topologie fotografických masek. Dostupné z WWW: <<http://unix12.fzu.cz/~vyborny/litografie/design.htm>>.
- [7] *Omega Engineering* [online]. 2006 [cit. 2017-04-29]. The Strain Gauge. Dostupné z WWW: <<http://www.omega.com/literature/transactions/volume3/strain.html>>.
- [8] *Omega Engineering* [online]. 2006 [cit. 2017-04-29]. Sensor Design. Dostupné z WWW: <<http://www.omega.com/literature/transactions/volume3/strain.html#sendes>>.
- [9] KESTER, Walt. *Data Conversion Handbook*, Analog Devices Inc, Engineering, 2004, ISBN-10: 0750678410.
- [10] *Papouch s.r.o.* [online]. 2016 [cit. 2017-04-19]. Papago. Dostupné z WWW: <<https://www.papouch.com/cz/website/mainmenu/products/papago/>>.
- [11] *Steve's Picturepalooza* [online]. 2002 [cit. 2017-04-19]. Ferrite Tombstone. Dostupné z WWW: <http://stevezeva.homestead.com/files/Ferrite_Tombstone.jpg>.
- [12] Záhlava, V. : *Návrh a konstrukce desek plošných spojů*, BEN, Praha 2011, ISBN 978-80-7300-309-8.
- [13] LIPTÁK, Jan a Josef SEDLÁČEK. *Úvod do elektrotechnických materiálů*. Praha: Vydavatelství ČVUT, 2005. ISBN 80-01-03191-8.
- [14] *Maxim Integrated* [online]. 2010 [cit. 2017-05-16]. Ideal ADC. Dostupné z WWW: <<http://citeseerx.ist.psu.edu/viewdoc/download?doi=10.1.1.618.9302&rep=rep1&type=pdf>>.
- [15] *GM electronic* [online]. 2005 [cit. 2017-03-29]. Schottkyho diody do 1 A – SMD. Dostupné z WWW: <<https://www.gme.cz/data/attachments/dsh.920-009.1.pdf>>.

- [16] *GM electronic* [online]. 2009 [cit. 2017-03-29]. Univerzální a rychlé diody do 1 A – SMD. Dostupné z WWW: <<https://www.gme.cz/data/attachments/dsh.917-001.1.pdf>>.

Seznam obrázků

Obrázek 2.1: Podélná deformace jednostranně vetknutého nosníku [převzato z 2]	16
Obrázek 2.2: Objemová deformace [převzato z 2]	16
Obrázek 2.3: Příklad drátkového tenzometru s volnou mřížkou [převzato z 3].....	20
Obrázek 2.4: Příklad drátkového tenzometru s lepenou mřížkou [převzato z 4]	21
Obrázek 2.5: Příklady fóliových tenzometrů lepených [převzato z 5].....	21
Obrázek 2.6: Příklady vrstevových tenzometrů [převzato z 6]	21
Obrázek 2.7: Řez monokrystalickým lepeným tenzometrem [převzato z 7]	22
Obrázek 2.8: Řez monokrystalickým difundovaným tenzometrem [převzato z 8]	23
Obrázek 2.9: Principiální schéma zapojení 3-bitového komparačního ADC [převzato z 9]	24
Obrázek 2.10: Principiální schéma zapojení kompenzačního ADC [převzato z 9]	25
Obrázek 2.11: Principiální schéma zapojení sigma-delta ADC 1. řádu [převzato z 9]	26
Obrázek 2.12: Příklady generovaných průběhů signálů sigma-delta modulátoru [převzato z 9]26	
Obrázek 2.13: Různé typy měřících modulů Papaga [převzato z 10].....	27
Obrázek 2.14: Swimming&Manhattan efekt [převzato z 11].....	30
Obrázek 3.1: Principiální schéma zapojení s integrovaným zesilovačem v ADC.....	32
Obrázek 3.2: Principiální schéma zapojení s externím zesilovačem před ADC	33
Obrázek 3.3: Detailní schéma zapojení navrženého modulu	40
Obrázek 3.4: Přehled rozměrů nejčastějších konstrukčních tříd návrhu DPS [převzato z 12]	41
Obrázek 3.5: Návrh horní (top) vrstvy DPS modulu	42
Obrázek 3.6: Návrh spodní (bottom) vrstvy DPS modulu	42
Obrázek B.1: Vyrobena DPS navrženého modulu	48

Seznam tabulek

Tabulka 2.1: Typické materiály a jejich parametry pro výrobu kovových odporových tenzometrů [převzato z 1].....	20
Tabulka 2.2: Porovnání základních parametrů kovových a polovodičových odporových tenzometrů [převzato z 1].....	22
Tabulka 2.3: Přehled výstupních rozhraní jednotlivých typů Papaga [převzato z 10]	28
Tabulka 3.1: Srovnání nominovaných A/D převodníků.....	36
Tabulka A.1: Seznam součástek (BOM).....	48

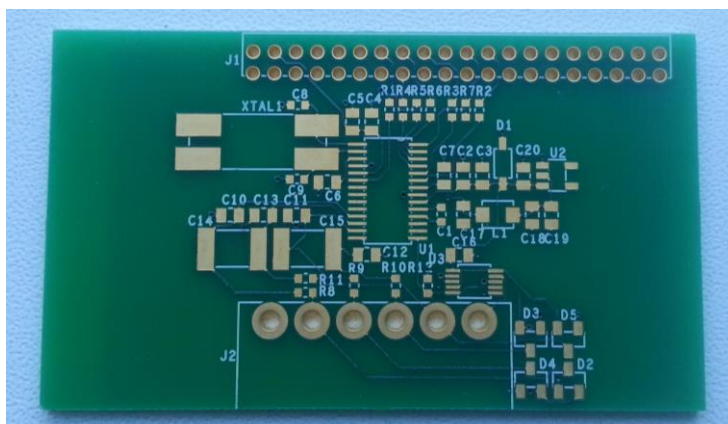
Přílohy

A. Seznam součástek (BOM)

součástka	typ	hodnota	počet	pouzdro
smd_stabilizátor	TLV70450DBV	-	1	DBV SOT23-5
smd_ADC	ADS1262	-	1	28-Pin TSSOP
smd_multiplexor	TS5A22362DGSR	-	1	DGS 10-Pin VSSOP
smd_Si dioda	BAV199	-	4	SOT-23
smd_Zener. Dioda	MMSZ5234B	500mW; 6,2V	1	SOD123
smd_cívka	74476420	100uH	1	-
smd_kondenzátor	fóliový, PEN, $\pm 10\%$	220nF/63V	2	1812
smd_kondenzátor	keramický, X7R, $\pm 10\%$	10uF/10V	2	0805
smd_kondenzátor	keramický, X7R, $\pm 10\%$	1uF/10V	4	0805
smd_kondenzátor	keramický, X7R, $\pm 10\%$	0,1uF/10V	5	0805
smd_kondenzátor	keramický, COG / NPO, $\pm 10\%$	22nF/25V	4	0805
smd_kondenzátor	keramický, COG / NPO, $\pm 5\%$	4,7nF/25	1	0603
smd_kondenzátor	keramický, COG / NPO, $\pm 10\%$	18pF/25V	2	0603
smd_rezistor	-	47R	7	0603
smd_rezistor	$\pm 1\%$	220R	4	0603
smd_rezistor	-	51k	1	0603
THT_konektor k Papagu	GRADCONN, BB02-FG40	-	1	-
THT_konektor k senzoru	6-svorka VE0631610000G	-	1	-
smd_krystal	Seiko Epson Corp. MA-506	7,3728MHz	0	MA-506

Tabulka A.1: Seznam součástek (BOM)

B. Vyrobená DPS



Obrázek B.1: Vyrobená DPS navrženého modulu